

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-090480

(43) Date of publication of application : 27.03.2002

(51)Int.Cl. G04G 3/00

G06F 1/04

G06F 1/14

H03B 5/32

(21)Application number : 2000-281668

(71)Applicant: SEIKO EPSON CORP

(22)Date of filing : 18.09.2000

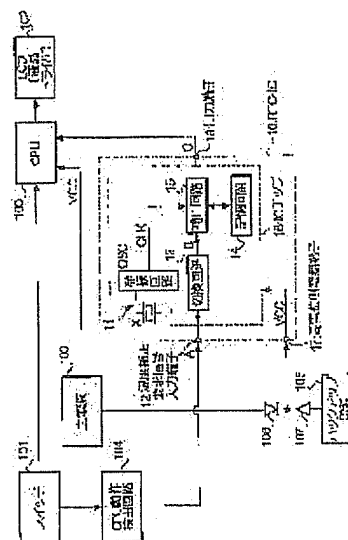
(72)Inventor : SHIRATORI TORU

(54) CLOCK SIGNAL SUPPLY DEVICE AND ITS CONTROL METHOD

(57) Abstract:

PROBLEM TO BE SOLVED: To perform proper frequency correction by monitoring the state of an external processing unit.

SOLUTION: An RTC-IC 10 has a temperature correction request signal input terminal 12, and a temperature correction request signal A is inputted from the correction request input terminal 12 from a CPU operation detecting circuit 104 which detects the operation of the CPU 100 of a device. When the temperature correction request signal A is supplied to the RTC-IC 10, a switching circuit 13 switches a switching signal B from an L level to an H level and a correcting circuit 15 corrects the frequency of a reference clock signal CLK. Consequently, even if the temperature in the device varies, the frequency can be corrected and the frequency error of a time signal C outputted from the RTC-IC 10 is reduced.



(19)日本国特許庁 (J P) (12) 公 開 特 許 公 報 (A) (11)特許出願公開番号
特開2002-90480
(P2002-90480A)
(43)公開日 平成14年 3月27日 (2002. 3. 27)

(51)Int.Cl. ⁷	識別記号	F I	テーム* (参考)
G 0 4 G 3/00		G 0 4 G 3/00	L 2 F 0 0 2
G 0 6 F 1/04		G 0 6 F 1/04	A 5 J 0 7 9
	1/14	H 0 3 B 5/32	A
H 0 3 B 5/32		G 0 6 F 1/04	3 5 1 A

審査請求 有 請求項の数22 O L (全 17 頁)

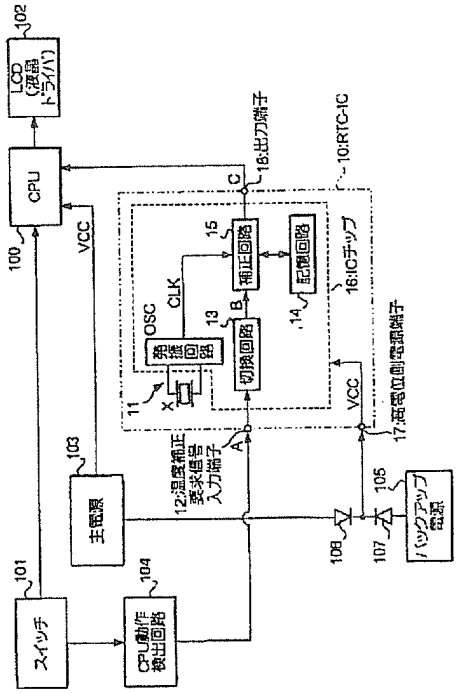
(21)出願番号	特願2000-281668(P2000-281668)	(71)出願人	000002369 セイコーエプソン株式会社 東京都新宿区西新宿 2丁目 4番 1号
(22)出願日	平成12年 9月18日 (2000. 9. 18)	(72)発明者	白鳥 透 長野県諏訪市大和 3丁目 3番 5号 セイコーエプソン株式会社内
		(74)代理人	100098084 弁理士 川▲崎▼ 研二
		Fターム (参考)	2F002 AA13 AC01 AD01 AD06 AD07 AD08 AE00 AE01 AE04 CB02 CB04 CB12 EA01 ED02 ED04 ED05 GA04 5J079 AA02 BA02 BA11 CB01 FB11 FB39 FB40 FB48 KA01

(54)【発明の名称】 クロック信号供給装置およびその制御方法

(57)【要約】

【課題】 外部の処理ユニットの状態を監視して適切な周波数補正を可能にする。

【解決手段】 RTC-IC 10は温度補正要求信号入力端子 12を有し、この補正要求入力端子 12には、装置のCPU 100の動作を検出するCPU動作検出回路 104から温度補正要求信号 Aが入力される。RTC-IC 10に温度補正要求信号 Aが供給された場合、切換回路 13は切換信号 BをLレベルからHレベルに切換え、補正回路 15にて基準クロック信号 CLKの周波数補正を行う。これにより、装置内温度が変化した場合であっても周波数補正を行うことができ、RTC-IC 10から出力される時刻信号 Cの周波数誤差を低減する。



【特許請求の範囲】

【請求項1】 一定の周波数の基準クロック信号を発生する基準クロック信号発生手段と、
周囲温度の変化による周波数変動の補正（温度周波数補正）を行うか否かを決定する温度補正要求信号が入力される温度補正要求信号入力部と、
前記温度補正要求信号に基づき、前記温度周波数補正を禁止状態から動作状態、動作状態から禁止状態に切り換える切換信号を出力する切換信号出力手段と、
周波数補正に用いられる補正データを、前記切換信号が10 切り換わった後の経過時間に対応させたデータとして予め記憶する記憶手段と、
前記切換信号が切り換わった場合に、前記経過時間に対応した補正データに基づいて前記基準クロック信号の周波数を補正する補正手段と、を具備したことを特徴とするクロック信号供給装置。

【請求項2】 請求項1記載のクロック信号供給装置において、
前記補正手段は、
前記基準クロック信号の周波数を補正する緩急回路と、
前記時間に対応した補正データを読み出し、前記緩急回路に出力する制御レジスタと、を具備したことを特徴とするクロック信号供給装置。

【請求項3】 請求項1記載のクロック信号供給装置において、
前記補正手段は、
前記基準クロック信号の周波数を補正する緩急回路と、
前記時間に対応した補正データを読み出し、前記緩急回路に出力する制御レジスタと、
前記緩急回路から出力されるクロック信号を時刻信号に変換する時計レジスタと、を具備したことを特徴とするクロック信号供給装置。

【請求項4】 請求項2または3記載のクロック信号供給装置において、
前記制御レジスタは、前記切換信号が切り換わった後の時間を計時し、時間に応じた補正データを前記記憶手段から読み出して確定し、この補正データを前記緩急回路に出力することを特徴とするクロック信号供給装置。

【請求項5】 一定の周波数の基準クロック信号を発生する基準クロック信号発生手段と、
周囲温度の変化による周波数変動の補正（温度周波数補正）を行うか否かを決定する温度補正要求信号が入力される温度補正要求信号入力部と、
当該クロック信号供給装置内の温度を検出する温度検出手段と、
前記温度補正要求信号に基づき、前記温度周波数補正を禁止状態から動作状態、動作状態から禁止状態に切り換える切換信号を出力する切換信号出力手段と、
周波数補正に用いられる補正データを、複数の温度に対応させたデータとして予め記憶する記憶手段と、

前記切換信号が切り換わった場合に、前記温度に対応した補正データに基づいて前記基準クロック信号の周波数を補正する補正手段と、を具備したことを特徴とするクロック信号供給装置。

【請求項6】 請求項5記載のクロック信号供給装置において、
前記補正手段は、
前記基準クロック信号の周波数を補正する緩急回路と、
前記温度に対応した補正データを読み出し、前記緩急回路に出力する制御レジスタと、を具備したことを特徴とするクロック信号供給装置。

【請求項7】 請求項5記載のクロック信号供給装置において、
前記補正手段は、
前記基準クロック信号の周波数を補正する緩急回路と、
前記温度に対応した補正データを読み出し、前記緩急回路に出力する制御レジスタと、
前記緩急回路から出力されるクロック信号を時刻信号に変換する時計レジスタと、を具備したことを特徴とするクロック信号供給装置。

【請求項8】 請求項6または7記載のクロック信号供給装置において、
前記制御レジスタは、前記切換信号が切り換わった後の温度検出手段からの温度を読み込み、この温度に応じた補正データを前記記憶手段から読み出して確定し、この補正データを前記緩急回路に出力することを特徴とするクロック信号供給装置。

【請求項9】 一定の周波数の基準クロック信号を発生する基準クロック信号発生手段と、
周囲温度の変化による周波数変動の補正（温度周波数補正）を行うか否かを決定する温度補正要求信号が入力される温度補正要求信号入力部と、
当該クロック信号供給装置内の温度を検出する温度検出手段と、
前記温度補正要求信号に基づき、前記温度周波数補正を禁止状態から動作状態、動作状態から禁止状態に切り換える切換信号を出力する切換信号出力手段と、
前記切換信号が切り換わった場合に、前記温度検出手段からの検出温度に対応する検出温度信号を外部に出力する温度信号出力部と、
前記検出温度信号に対応した補正データが外部から供給される補正信号入力部と、
前記供給された補正データに基づいて前記基準クロック信号の周波数を補正する補正手段と、を具備したことを特徴とするクロック信号供給装置。

【請求項10】 請求項9記載のクロック信号供給装置において、
前記補正手段は、
前記基準クロック信号の周波数を補正する緩急回路と、
前記温度に対応した補正データを読み出し、前記緩急回路

に出力する制御レジスタと、を具備したことを特徴とするクロック信号供給装置。

【請求項 11】 請求項 9 記載のクロック信号供給装置において、
前記補正手段は、
前記基準クロック信号の周波数を補正する緩急回路と、
前記温度に対応した補正データを読み出し、前記緩急回路に出力する制御レジスタと、
前記緩急回路から出力されるクロック信号を時刻信号に変換する時計レジスタと、を具備したことを特徴とするクロック信号供給装置。

【請求項 12】 請求項 10 または 11 記載のクロック信号供給装置において、
前記制御レジスタは、前記切換信号が切換わったからの温度検出手段からの検出温度信号を温度信号出力部を介して外部に出力し、検出された温度に対応した補正データを前記補正信号入力部を介して読み込み、この補正データによって前記緩急回路を制御することを特徴とするクロック信号供給装置。

【請求項 13】 請求項 2、3、6、7、10 または 11 のうちいずれかに記載のクロック信号供給装置において、
前記緩急回路は、論理緩急回路であることを特徴とするクロック信号供給装置。

【請求項 14】 請求項 2、3、6、7、10 または 11 のうちいずれかに記載のクロック信号供給装置において、
前記緩急回路は、容量緩急回路であることを特徴とするクロック信号供給装置。

【請求項 15】 請求項 1、2、3、5、6、7、9、10 または 11 のうちいずれかに記載のクロック信号供給装置において、
前記基本クロック発振手段は、圧電振動子と、この圧電振動子から安定した信号を取り出すための発振回路とを備えたことを特徴とするクロック信号供給装置。

【請求項 16】 請求項 15 記載のクロック信号供給装置において、
前記圧電振動子は、水晶振動子であることを特徴とするクロック信号供給装置。

【請求項 17】 請求項 15 記載のクロック信号供給装置において、
前記圧電振動子を除く構成部品が IC チップとして構成されていることを特徴とするクロック信号供給装置。

【請求項 18】 請求項 17 記載のクロック信号供給装置において、
前記 IC チップおよび前記圧電振動子が一体としてモールド封止されていることを特徴とするクロック信号供給装置。

【請求項 19】 請求項 17 記載のクロック信号供給装置において、

前記 IC チップおよび前記圧電振動子が一のパッケージに収納されていることを特徴とするクロック信号供給装置。

【請求項 20】 一定の周波数の基準クロック信号を発生する基準クロック信号発生器と、周囲温度の変化による周波数変動の補正（温度周波数補正）を行うか否かを決定する温度補正要求信号が入力される温度補正要求信号入力部と、前記温度補正要求信号に基づき、前記温度周波数補正を禁止状態から動作状態、動作状態から禁止状態に切換える切換信号を出力する切換信号出力回路と、周波数補正に用いられる補正データを、前記切換信号が切換わったからの経過時間に対応したデータとして予め記憶する記憶回路と、を具備したクロック信号供給装置の制御方法であって、
前記切換信号が切換わった場合に、切換わったからの経過時間を計測する工程と、
前記計測された経過時間に対応した補正データを前記記憶回路から読み出す工程と、
読み出された補正データによって、前記基準クロック信号の周波数を補正する工程と、を備えたことを特徴とするクロック信号供給装置の制御方法。

【請求項 21】 一定の周波数の基準クロック信号を発生する基準クロック信号発生器と、周囲温度の変化による周波数変動の補正（温度周波数補正）を行うか否かを決定する温度補正要求信号が入力される温度補正要求信号入力部と、当該クロック信号供給装置内の温度を検出する温度検出回路と、前記温度補正要求信号に基づき、前記温度周波数補正を禁止状態から動作状態、動作状態から禁止状態に切換える切換信号を出力する切換信号出力回路と、周波数補正に用いられる補正データを、複数の温度に対応させたデータとして予め記憶する記憶回路と、を具備したクロック信号供給装置の制御方法であって、
前記切換信号が切換わった場合に、前記温度検出回路からの温度を読み込む工程と、
前記読み込まれた温度に対応した補正データを前記記憶回路から読み出す工程と、読み出された補正データによって、前記基準クロック信号の周波数を補正する工程と、を備えたことを特徴とするクロック信号供給装置の制御方法。

【請求項 22】 一定の周波数の基準クロック信号を発生する基準クロック信号発生器と、周囲温度の変化による周波数変動の補正（温度周波数補正）を行うか否かを決定する温度補正要求信号が入力される温度補正要求信号入力部と、当該クロック信号供給装置内の温度を検出する温度検出回路と、前記温度補正要求信号に基づき、前記温度周波数補正を禁止状態から動作状態、動作状態から禁止状態に切換える切換信号を出力する切換信号出力回路と、前記切換信号が切換わった場合に、前記温度検出回路からの検出温度に対応する検出温度信号を外部に

出力する温度信号出力部と、前記検出温度信号に対応した補正データが外部から供給される補正信号入力部と、を具備したクロック信号供給装置の制御方法であって、前記切換信号が切換わった場合に、前記温度検出回路からの検出温度信号を温度信号出力部を介して外部に出力する工程と、
検出された温度に対応した補正データを前記補正信号入力部を介して読込む工程と、
読込まれた補正データによって、前記基準クロック信号の周波数を補正する工程と、を備えたことを特徴とするクロック信号供給装置の制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば、動作モードと待機モードとを有するマイクロコンピュータ等に用いて好適なクロック信号供給装置およびその制御方法に関する。

【0002】

【従来の技術】例えば、複写器、ファックス等のOA機器、パーソナルコンピュータ、このパソコンの周辺機器等のOA機器、テレビ、ビデオ、エアコン等の電化製品等には、時計機能或いはタイマ機能を具備したものがある。これらの装置には基準クロック信号（例えば、32.768kHz）によって駆動される時刻&カレンダー機能を有するRTC（Real Time Clock）-ICが搭載され、このRTC-ICからは時刻信号が出力される。

【0003】例えば、これらの装置の一例としてファックスを例に挙げて説明する。このファックスは、例えばメインスイッチによってオン/オフ駆動され、オフのときには、ファックス本来の機能動作を一切停止し、RTC-ICによる時刻計時のみを行う待機状態となり、オンのときには、本来の機能動作を行う動作状態となるものである。

【0004】

【発明が解決しようとする課題】ところで、RTC-ICには、その殆どが32.768kHzのXカット音叉型水晶振動子が使用され、この型の水晶振動子の共振周波数は、大きな温度依存性を持っていることが一般に広く知られている。しかも、前述したファックス等においては、動作状態で装置本来の機能動作を行うことにより、ヒータや光源の熱によってRTC-ICの周囲温度が待機状態時に比べて大幅に上昇することになる。このため、RTC-IC内の水晶振動子の共振周波数が大きく変化し、出力される時刻信号に狂いが生じてしまうことがある。

【0005】本発明は、以上の問題に鑑みてなされたものであり、外部の処理ユニットの状態を監視して適切な周波数補正を行うことのできるクロック信号供給装置およびその制御方法を提供することを目的としている。

【0006】

【課題を解決するための手段】上記課題を解決するため、請求項1記載の発明は、一定の周波数の基準クロック信号を発生する基準クロック信号発生手段と、周囲温度の変化による周波数変動の補正（温度周波数補正）を行うか否かを決定する温度補正要求信号が入力される温度補正要求信号入力部と、前記温度補正要求信号に基づき、前記温度周波数補正を禁止状態から動作状態、動作状態から禁止状態に切換える切換信号を出力する切換信号出力手段と、周波数補正に用いられる補正データを、前記切換信号が切換わってから経過時間に対応させたデータとして予め記憶する記憶手段と、前記切換信号が切換わった場合に、前記経過時間に対応した補正データに基づいて前記基準クロック信号の周波数を補正する補正手段と、を具備したことを特徴としている。

【0007】請求項2記載の発明は、請求項1記載のクロック信号供給装置において、前記補正手段は、前記基準クロック信号の周波数を補正する緩急回路と、前記時間に対応した補正データを読み出し、前記緩急回路に出力する制御レジスタと、を具備したことを特徴としている。

【0008】請求項3記載の発明は、請求項1記載のクロック信号供給装置において、前記補正手段は、前記基準クロック信号の周波数を補正する緩急回路と、前記時間に対応した補正データを読み出し、前記緩急回路に出力する制御レジスタと、前記緩急回路から出力されるクロック信号を時刻信号に変換する時計レジスタと、を具備したことを特徴としている。

【0009】請求項4記載の発明は、請求項2または3記載のクロック信号供給装置において、前記制御レジスタは、前記切換信号が切換わってから時間を計時し、時間に応じた補正データを前記記憶手段から読み出して確定し、この補正データを前記緩急回路に出力することを特徴としている。

【0010】請求項5記載の発明は、一定の周波数の基準クロック信号を発生する基準クロック信号発生手段と、周囲温度の変化による周波数変動の補正（温度周波数補正）を行うか否かを決定する温度補正要求信号が入力される温度補正要求信号入力部と、当該クロック信号供給装置内の温度を検出する温度検出手段と、前記温度補正要求信号に基づき、前記温度周波数補正を禁止状態から動作状態、動作状態から禁止状態に切換える切換信号を出力する切換信号出力手段と、周波数補正に用いられる補正データを、複数の温度に対応させたデータとして予め記憶する記憶手段と、前記切換信号が切換わった場合に、前記温度に対応した補正データに基づいて前記基準クロック信号の周波数を補正する補正手段と、を具備したことを特徴としている。

【0011】請求項6記載の発明は、請求項5記載のクロック信号供給装置において、前記補正手段は、前記基準クロック信号の周波数を補正する緩急回路と、前記温

度に対応した補正データを読み出し、前記緩急回路に出力する制御レジスタと、を具備したことを特徴としている。

【0012】請求項7記載の発明は、請求項5記載のクロック信号供給装置において、前記補正手段は、前記基準クロック信号の周波数を補正する緩急回路と、前記温度に対応した補正データを読み出し、前記緩急回路に出力する制御レジスタと、前記緩急回路から出力されるクロック信号を時刻信号に変換する時計レジスタと、を具備したことを特徴としている。

【0013】請求項8記載の発明は、請求項6または7記載のクロック信号供給装置において、前記制御レジスタは、前記切換信号が切換わってから温度検出手段からの温度を読み込み、この温度に応じた補正データを前記記憶手段から読み出して確定し、この補正データを前記緩急回路に出力することを特徴としている。

【0014】請求項9記載の発明は、一定の周波数の基準クロック信号を発生する基準クロック信号発生手段と、周囲温度の変化による周波数変動の補正（温度周波数補正）を行うか否かを決定する温度補正要求信号が入力される温度補正要求信号入力部と、当該クロック信号供給装置内の温度を検出する温度検出手段と、前記温度補正要求信号に基づき、前記温度周波数補正を禁止状態から動作状態、動作状態から禁止状態に切換える切換信号を出力する切換信号出力手段と、前記切換信号が切換わった場合に、前記温度検出手段からの検出温度に対応する検出温度信号を外部に出力する温度信号出力部と、前記検出温度信号に対応した補正データが外部から供給される補正信号入力部と、前記供給された補正データに基づいて前記基準クロック信号の周波数を補正する補正手段と、を具備したことを特徴としている。

【0015】請求項10記載の発明は、請求項9記載のクロック信号供給装置において、前記補正手段は、前記基準クロック信号の周波数を補正する緩急回路と、前記温度に対応した補正データを読み出し、前記緩急回路に出力する制御レジスタと、を具備したことを特徴としている。

【0016】請求項11記載の発明は、請求項9記載のクロック信号供給装置において、前記補正手段は、前記基準クロック信号の周波数を補正する緩急回路と、前記温度に対応した補正データを読み出し、前記緩急回路に出力する制御レジスタと、前記緩急回路から出力されるクロック信号を時刻信号に変換する時計レジスタと、を具備したことを特徴としている。

【0017】請求項12記載の発明は、請求項10または11記載のクロック信号供給装置において、前記制御レジスタは、前記切換信号が切換わってから温度検出手段からの検出温度信号を温度信号出力部を介して外部に出力し、検出された温度に対応した補正データを前記補正信号入力部を介して読み込み、この補正データによ

て前記緩急回路を制御することを特徴としている。

【0018】請求項13記載の発明は、請求項2、3、6、7、10または11のうちいずれかに記載のクロック信号供給装置において、前記緩急回路は、論理緩急回路であることを特徴としている。

【0019】請求項14記載の発明は、請求項2、3、6、7、10または11のうちいずれかに記載のクロック信号供給装置において、前記緩急回路は、容量緩急回路であることを特徴としている。

10 【0020】請求項15記載の発明は、請求項1、2、3、5、6、7、9、10または11のうちいずれかに記載のクロック信号供給装置において、前記基本クロック発振手段は、圧電振動子と、この圧電振動子から安定した信号を取り出すための発振回路とを備えたことを特徴としている。

【0021】請求項16記載の発明は、請求項15記載のクロック信号供給装置において、前記圧電振動子は、水晶振動子であることを特徴としている。

20 【0022】請求項17記載の発明は、請求項15記載のクロック信号供給装置において、前記圧電振動子を除く構成部品がICチップとして構成されていることを特徴としている。

【0023】請求項18記載の発明は、請求項17記載のクロック信号供給装置において、前記ICチップおよび前記圧電振動子が一体としてモールド封止されていることを特徴としている。

【0024】請求項19記載の発明は、請求項17記載のクロック信号供給装置において、前記ICチップおよび前記圧電振動子が一のパッケージに収納されていることを特徴としている。

30 【0025】請求項20記載の発明は、一定の周波数の基準クロック信号を発生する基準クロック信号発生器と、周囲温度の変化による周波数変動の補正（温度周波数補正）を行うか否かを決定する温度補正要求信号が入力される温度補正要求信号入力部と、前記温度補正要求信号に基づき、前記温度周波数補正を禁止状態から動作状態、動作状態から禁止状態に切換える切換信号を出力する切換信号出力回路と、周波数補正に用いられる補正データを、前記切換信号が切換わってから経過時間に対応したデータとして予め記憶する記憶回路と、を具備したクロック信号供給装置の制御方法であって、前記切換信号が切換わった場合に、切換わってから経過時間を計測する工程と、前記計測された経過時間に対応した補正データを前記記憶回路から読み出す工程と、読み出された補正データによって、前記基準クロック信号の周波数を補正する工程と、を備えたことを特徴としている。

【0026】請求項21記載の発明は、一定の周波数の基準クロック信号を発生する基準クロック信号発生器と、周囲温度の変化による周波数変動の補正（温度周波数補正）を行うか否かを決定する温度補正要求信号が入力

される温度補正要求信号入力部と、当該クロック信号供給装置内の温度を検出する温度検出回路と、前記温度補正要求信号に基づき、前記温度周波数補正を禁止状態から動作状態、動作状態から禁止状態に切換える切換信号を出力する切換信号出力回路と、周波数補正に用いられる補正データを、複数の温度に対応させたデータとして予め記憶する記憶回路と、を具備したクロック信号供給装置の制御方法であって、前記切換信号が切替わった場合に、前記温度検出回路からの温度を読み込む工程と、前記読み込まれた温度に対応した補正データを前記記憶回路から読出す工程と、読出された補正データによって、前記基準クロック信号の周波数を補正する工程と、を備えたことを特徴としている。

【0027】請求項2記載の発明は、一定の周波数の基準クロック信号を発生する基準クロック信号発生器と、周囲温度の変化による周波数変動の補正（温度周波数補正）を行うか否かを決定する温度補正要求信号が入力される温度補正要求信号入力部と、当該クロック信号供給装置内の温度を検出する温度検出回路と、前記温度補正要求信号に基づき、前記温度周波数補正を禁止状態から動作状態、動作状態から禁止状態に切換える切換信号を出力する切換信号出力回路と、前記切換信号が切替わった場合に、前記温度検出回路からの検出温度に対応する検出温度信号を外部に出力する温度信号出力部と、前記検出温度信号に対応した補正データが外部から供給される補正信号入力部と、を具備したクロック信号供給装置の制御方法であって、前記切換信号が切替わった場合に、前記温度検出回路からの検出温度信号を温度信号出力部を介して外部に出力する工程と、検出された温度に対応した補正データを前記補正信号入力部を介して読み込む工程と、読み込まれた補正データによって、前記基準クロック信号の周波数を補正する工程と、を備えたことを特徴としている。

【0028】

【発明の実施の形態】次に、図面を参照して本発明の好適な実施形態について説明する。

〔1〕 第1実施形態

〔1・1〕 第1実施形態の大略構成

図1は、第1実施形態によるRTC-IC10が搭載された装置として、例えばファックスを例示し、駆動電圧VCCの供給経路を示している。このRTC-IC10は、ファックスに限らず、例えば、複写器等のOA機器、パーソナルコンピュータ、このパソコンの周辺機器等のOA機器、テレビ、ビデオ、エアコン等の電化製品等に搭載されている。そして、RTC-IC10は、これらの装置に対して時刻信号Cを供給するものである。

【0029】まず、RTC-IC10の周辺回路、特に駆動電圧VCCの供給経路について説明する。CPU100は装置本来の機能動作を司るもので、図示しないRAM、ROM等が備えられ、入力側にはスイッチ101

および各種機能を設定するスイッチが接続され、出力側には液晶パネル（いずれも図示せず）を駆動するLCD（液晶ドライバ回路）102および各種機能を動作させるドライバ回路等が接続されている。このCPU100は、スイッチ101がオン状態にある動作モードにあってはRTC-IC10から供給される時刻信号を受け、LCD102を介して液晶パネルに年月日および時刻を表示させ、一方スイッチ101がオフ状態にある待機モードにあってCPU100が司る機能動作を停止させるものである。CPU動作検出回路104は、スイッチ101のオン／オフ状態を検出し、オン状態にあるときにHレベルの温度補正要求信号AをRTC-IC10の温度補正要求信号入力端子12に供給するものである。主電源103は、商用電源（図示せず）からの商用電力を変圧・整流することによって、例えば5Vの駆動電圧VCCを生成するものである。この駆動電圧VCCはCPU100およびRTC-IC10の高電位側電源端子17に供給される。バックアップ電源105は駆動電圧VCCを発生するバッテリーからなり、この駆動電圧VCCをRTC-IC10の高電位側電源端子17に供給するものである。主電源103の出力側に整流器106が接続され、バックアップ電源105の出力側に整流器107が接続されている。この整流器106、107は、互いの電源に駆動電圧VCCが供給されるのを防止するものである。このように、通常主電源103から供給される駆動電圧VCCによって、CPU100およびRTC-IC10は駆動され、主電源103からの供給が停止したときのみ、バックアップ電源105からの駆動電圧VCCがRTC-IC10に供給される。そして、RTC-IC10は、主電源103またはバックアップ電源104から駆動電圧VCCが常に供給されることにより、動作状態に保たれる。

【0030】〔1・2〕 RTC10の構成

次に、RTC-IC10について説明する。ここで、RTC-IC10は、例えば音叉型水晶振動子からなる振動子Xおよびこの振動子Xから安定した基準クロック信号CLK（例えば、32.768kHz）を取り出すための発振回路OSCからなる基準クロック発振器11と、CPU100のモードに基づいたCPU動作検出回路104からの温度補正要求信号Aが入力される温度補正要求信号入力端子12と、この温度補正要求信号Aに基づき、定常周波数補正から温度周波数補正、または温度周波数補正から定常周波数補正に切換える切換信号Bを出力する切換回路13と、温度周波数補正に用いられるデータテーブル14A、14B（図4参照）として予め記憶する記憶回路14と、切換回路13から出力される切換信号Bが切替わった場合、データテーブル14A、14Bの補正データに基づいて基準クロック信号CLKの周波数を補正した上で時刻信号Cを出力する補正回路15とを備えている。

【0031】RTC-IC10は、図3に例示する如く、圧電振動子Xを除く構成部品をICチップ16として構成し、さらにICチップ16および圧電振動子Xをモールド封止した構成となっている。そして、外部に露出する端子は、温度補正要求信号入力端子12、高電位側電源端子17、出力端子18およびGND端子となっている。そして、高電位側電源端子17を介して駆動電圧VCCが常に供給される。また、補正回路15から出力される時刻信号Cは、出力端子18を介してCPU100に供給される。

【0032】ここで、定常周波数補正とは、CPU100が待機モードにある場合、予め決められた定常補正データX0を用いて補正回路15による周波数補正を行うことであり、温度周波数補正とは、CPU100が動作モードにある場合、後述する処理によって補正回路15によって周波数補正を行うことである。

【0033】[1・3] 補正回路15の構成
周波数の補正を行う補正回路15は、図2に示すように、基準クロック信号CLKの周波数を補正する論理緩急回路21と、切換信号Bおよびデータテーブル14A、14Bからの補正データを受けて論理緩急回路21を制御する制御レジスタ22と、論理緩急回路21から出力される信号を時刻信号Cに変換する時計レジスタ23と、を具備して構成されている。ここで、制御レジスタ22は、切換回路13からの切換信号Bが切換わった場合、この際の時間を計時する計時機能と、この時間に
20 応じた補正データをデータテーブル14A、14Bから読出す機能と、この補正データを緩急データとして論理緩急回路21を制御する機能とを備えている。ここで、論理緩急回路21は、分周回路と緩急データに基づいてシフトするシフトレジスタ（いずれも図示せず）とを備えている。この論理緩急回路21は、シフトレジスタによって所定のタイミングで分周回路の状態を適宜操作することによって、分周回路に供給される基本クロック信号CLKに対して遅れ或いは進み方向の論理緩急を行い、周波数補正を行うものである。なお、特開平9-127272号公報等に記載されているため、その詳細については省略するものとする。

【0034】[1・4] データテーブル14A、14Bの説明

図4に示すデータテーブル14A、14Bは記憶回路14に予め記憶されたもので、データテーブル14Aは切換信号BがLレベルからHレベルに切換わった場合の補正開始時における温度周波数補正に用いられるものであり、データテーブル14Bは切換信号BがHレベルからLレベルに切換わった場合の補正終了時における温度周波数補正に用いられるものである。

【0035】ここで、データテーブル14A、14Bの生成について説明する。RTC-IC10は、音叉型水晶振動子等からなる振動子Xを有する基準クロック発振

器11を備え、この音叉型水晶振動子は、一般に図5に示すような周波数温度特性となる。この図5の特性線図では、横軸に温度(℃)、縦軸に周波数安定度 $\Delta f/f$ (ppm)を示したもので、この場合25℃時の周波数を基準とし、周囲温度の変化による周波数変化を示したものであり、この周波数安定度は下記の(1)式によって表される。

$$\Delta f/f = a (\theta T - T)^2 \cdots (1)$$

ここで、仮に上記(1)式で示される温度特性だけを考えた場合、もし装置内温度が25℃から40℃まで上昇したとすれば-7.875ppmの周波数偏差を生じ、RTC-IC10から出力される時刻信号Cによって表示される時計は、年差約4分の遅れとなってしまうことになる。

【0036】次に、装置内の温度上昇(下降)について説明する。図6は、装置が待機モードから動作モードに切換わった場合の時間に対する温度上昇を実線で示し、動作モードから待機モードに切換わった場合の温度下降を点線で示している。図示の如く、装置が動作モードに切換わってから所定時間 t_s が経過した後には安定した温度(例えば、70℃)になり、ファックスが待機モードに切換わってから所定時間 t_e 経過後に安定した温度(例えば、25℃)になることが分かる。即ち、モードが切換わった場合には、温度が安定するまでに時間が掛かり、このため、その温度毎に信号の周波数補正が必要になる。

【0037】これらのことを加味した上で、図4のデータテーブル14A、14Bが作成され、出荷時に例えば外部コントローラ等によって記憶回路14に書き込まれることになる。

【0038】このデータテーブル14A、14Bについてさらに詳述する。まず、装置が待機モードから動作モードに切換わった場合の温度周波数補正に用いられるデータテーブル14Aは、切換タイミングから計測された開始時間 t_s が t_{s1} 未満では殆ど温度が変化していない。このため、補正データは、待機モード時の定常周波数補正に用いられる定常補正データX0とし、その後 t_{s1} 、 $t_{s2} \cdots$ と開始時間が経過する毎に、図6の温度Tと図5の周波数温度特性から各開始時間に対応した開始補正データを X_{s1} 、 $X_{s2} \cdots$ とし、装置内温度Tが最高温度で安定した場合、即ち開始時間 t_{sn} 以降は一定の補正データ X_{sn} とする。一方、装置が動作モードから待機モードに切換わった場合の温度周波数補正に用いられるデータテーブル14Bは、切換タイミングから計測された終了時間 t_e が t_{e1} 未満では殆ど最高温度で変化していない。このため、補正データは、切換タイミング時の温度Tに対応した開始補正データ X_{sn} とし、その後 t_{e1} 、 $t_{e2} \cdots$ と時間が経過する毎に、図6の温度Tと図5の周波数温度特性から各終了時間に対応した終了補正データを X_{e1} 、 $X_{e2} \cdots$

・とし、装置内温度 T が常温で安定した場合、即ち終了時間 t_{sm} 以降は定常補正データ X_0 とする。このように、図4のデータテーブル14A、14Bは、装置内の温度上昇或いは下降に応じた時間に対応させた補正データ X によって作成されるものである。

【0039】[1・5] 制御レジスタ22の動作次に、制御レジスタ22の動作について、図7の流れ図を参照しつつ説明する。実際には、制御レジスタ22は、ロジック回路によって構成されているが、処理動作を明瞭にするために、ここでは流れ図を使って説明する。

【0040】まず、この制御レジスタ22は、装置が待機モードにある場合、即ち常温にある場合には、定常補正データ X_0 を論理緩急回路21に供給し、この論理緩急回路21は受け取った定常補正データ X_0 を緩急データとして論理緩急を行い、クロック信号 CLK の定常周波数補正を行う。ここで、装置のスイッチ101がオフ状態からオン状態に切りかわり、CPU100が待機モードから動作モードに切りかわった場合、CPU動作検出回路104はHレベルの温度補正要求信号 A をRTCI10の温度補正要求信号入力端子12に出力する。そして、切換回路13は、温度補正要求信号入力端子12を介して供給された温度補正要求信号 A を受け、切換信号 B をLレベルからHレベルに切り替える。これにより、温度周波数補正処理を開始する。

【0041】まず、制御レジスタ22は、開始タイマ t_s をリセットしてスタートし(ステップS1)、記憶回路14からデータテーブル14Aを読み出す(ステップS2)次に、制御レジスタ22は、開始時間 t_s が時間 t_{s1} になったか否かを判定し(ステップS3)、時間 t_{s1} に達していない場合(ステップS3; NO)には、定常補正データ X_0 を緩急データとして論理緩急回路21に供給する。そして、論理緩急回路21は、補正データ X_0 を緩急データとして論理緩急処理を行う(ステップS4)。これにより、論理緩急回路21は、開始時間 t_s が時間 t_{s1} に達するまでの間、常温における定常周波数補正を行い、補正した信号を時計レジスタ23に出力し、時計レジスタ23は、この信号を受けて時刻信号 C を出力端子18から装置のCPU100に供給する。

【0042】一方、開始時間 t_s が時間 t_{s1} を経過した場合(ステップS3; YES)には、予めデータテーブル14Aによって決められた時間 t_{s1} 、 t_{s2} ・・・毎に対応した開始補正データ X_s を読み出し、この開始補正データ X_s を緩急データとして論理緩急回路21に供給する。そして、論理緩急回路21は、補正データ X_s を緩急データとして論理緩急処理を行う(ステップS5)。これにより、論理緩急回路21は、時間 t_{s1} 、 t_{s2} ・・・に対応した開始補正データ X_{s1} 、 X_{s2} に基づいた温度周波数補正を行い、補正した信号を時計

レジスタ23に出力し、時計レジスタ23は、この信号を受けて時刻信号 C を出力端子18から装置のCPU100に供給する。

【0043】制御レジスタ22は、開始時間 t_s が装置内温度が最高温度で安定する時間 t_{sn} に達したか否かを判定し(ステップS6)、達していない場合(ステップS6; NO)には、ステップS5の処理を繰り返し、達した場合(ステップS6; YES)には、装置内温度が安定しているため、開始補正データ X_{sn} を緩急データとして論理緩急回路21に供給する(ステップS7)。そして、論理緩急回路21は、補正データ X_{sn} を緩急データとして論理緩急処理を行う(ステップS7)。

【0044】その後、制御レジスタ22は、切換回路13からの切換信号 B を監視し(ステップS8)、切換信号 B がHレベルからLレベルに切りかわるまで、即ち装置が動作モードから待機モードに切りかわるまでステップS7の処理を続行する。

【0045】スイッチ101がオン状態からオフ状態に切りかわり、装置が動作モードから待機モードに切りかわった場合、即ち切換回路13から出力される切換信号 B がHレベルからLレベルに切りかわった場合には(ステップS8; YES)、制御レジスタ22は終了タイマ t_e をリセットしてスタートし(ステップS9)、記憶回路14からデータテーブル14Bを読み出す(ステップS10)。

【0046】次に、制御レジスタ22は、終了時間 t_e が時間 t_{e1} に達するまでの間、終了補正データ X_{en} を緩急データとして論理緩急回路21に供給し、最高温度における周波数補正を行い、補正した信号を時計レジスタ23に出力し、時計レジスタ23は、この信号を受けて時刻信号 C を出力端子18から装置のCPU100に供給する。

【0047】一方、終了時間 t_e が時間 t_{e1} を経過した場合には、予めデータテーブル14Bによって決められた時間 t_{e1} 、 t_{e2} ・・・毎に対応した終了補正データ X_e を読み出し、この終了補正データ X_e を緩急データとして論理緩急回路21に供給する。そして、論理緩急回路21は、補正データ X_e を緩急データとして論理緩急処理を行う(ステップS11)。これにより、論理緩急回路21は、時間 t_{e1} 、 t_{e2} ・・・に対応した終了補正データ X_{e1} 、 X_{e2} ・・・に基づいた温度周波数補正を行い、補正した信号を時計レジスタ23に出力し、時計レジスタ23は、この信号を受けて時刻信号 C を出力端子18から装置のCPU100に供給する。

【0048】制御レジスタ22は、開始時間 t_e が装置内温度が常温で安定する時間 t_{em} に達したか否かを判定し(ステップS12)、達していない場合(ステップS12; NO)には、ステップS11の処理を繰り返し、達した場合(ステップS12; YES)には、装置

10

20

30

40

50

内温度が常温になっているとして温度周波数補正を終了する。その後、制御レジスタ 22 は、定常補正データ X0 を緩急データとして論理緩急回路 21 に供給し、論理緩急回路 21 は、定常補正データ X0 を緩急データとして論理緩急を行い、通常周波数処理を行う。

【0049】 [1・6] 第 1 実施形態の効果

このように、本実施形態による RTC-IC10 は、温度依存性の高い圧電振動子 X を用いた場合であっても、温度補正要求信号入力端子 12 に入力される温度補正要求信号 A によって装置の動作状態（動作モード或いは待機モード）を監視し、装置動作状態が切替わった場合、制御レジスタ 22 からは緩急データとしての補正データを論理緩急回路 21 に漸次可変にして供給する。これにより、装置内の温度変化に拘わらず、論理緩急回路 21 は周波数の安定した信号を時計レジスタ 23 に供給し、この時計レジスタ 23 から出力端子 18 を介して外部の CPU100 に時刻信号を供給する。この結果、RTC-IC10 から出力される時刻信号の信頼性を高めることができる。

【0050】 [1・7] 第 1 実施形態の変形例

第 1 実施形態では、主電源 103 から高電位側電源端子 17 に常時駆動電圧 VCC が供給されるようにしたが、図 8 に示すように、主電源 103 をスイッチ 101 によって駆動制御するようにして CPU100 を動作モードにするとときに主電源 103 から駆動電圧 VCC を供給するようにしてもよい。この場合、主電源 103 と整流器 106 との間に、装置の動作状態に対応した温度補正要求信号 A を発生する主電源検出回路 110 を接続すればよい。このように構成される変形例においても、主電源 103 からの駆動電圧 VCC が CPU100 および RTC-IC10 の高電位側電源端子 17 に供給された場合、主電源検出回路 110 から H レベルの温度補正要求信号 A が温度補正要求信号入力端子 12 に供給されることになる。これにより、RTC-IC10 内では、装置内の温度変化に対応した周波数補正を行うことができる。しかも、この変形例では、装置が待機モードにある場合には、主電源 103 からの電圧供給を停止しているから、待機モード時における消費電力を大幅に低減することが可能となる。

【0051】 [2] 第 2 実施形態

本実施形態による RTC-IC の特徴は、IC チップ内に温度センサを持たせ、この温度センサから検出される温度に応じた補正データによって、温度周波数補正を行った点にある。なお、前述した第 1 実施形態と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

【0052】 [2・1] 第 2 実施形態の大略構成

図 9 は、第 2 実施形態による RTC-IC30 の周辺回路、特に駆動電圧 VCC の供給経路を示した図である。この供給経路については第 1 実施形態と同様であるので

説明を省略するものとする。

【0053】 [2・2] RTC30 の構成

次に、RTC-IC30 について説明する。ここで、RTC-IC30 は、基準クロック発振器 11 と、温度補正要求信号入力端子 12 と、切替回路 13 と、温度周波数補正に用いられるデータテーブル 32A（図 11 参照）として予め記憶する記憶回路 32 と、装置内温度を検出する温度センサ 33 と、補正回路 15 とを備えている。

【0054】 RTC-IC30 は、第 1 実施形態と同様に、圧電振動子 X を除く構成部品を IC チップ 16 として構成し、さらに IC チップ 16 および圧電振動子 X をモールド封止した構成となっている。

【0055】 [2・3] 補正回路 15 の構成

周波数の補正を行う補正回路 15 は、図 10 に示すように、論理緩急回路 21 と、データテーブル 32A からの補正データを受けて論理緩急回路 21 を制御する制御レジスタ 22 と、論理緩急回路 21 から出力される信号を時刻信号 C に変換する時計レジスタ 23 と、を具備して構成されている。ここで、制御レジスタ 22 は、切替回路 13 からの切替信号 B が切替わった場合、温度センサ 31 からの温度を読込む機能と、図 11 に示すように読出した温度に応じた補正データをデータテーブル 32A から読出す機能と、この補正データを緩急データとして論理緩急回路 21 を制御する機能とを備えている。

【0056】 [2・4] データテーブル 32A の説明

第 1 実施形態で述べた如く、音叉型水晶振動子の周波数は温度依存性を有している。このため、データテーブル 32A は、図 11 に示すように、装置内の温度 T に応じた補正データ X によって作成されている。

【0057】 [2・5] 制御レジスタ 22 の動作

次に、制御レジスタ 22 の動作について、図 12 の流れ図を参照しつつ説明する。実際には、制御レジスタ 22 は、ロジック回路によって構成されているが、処理動作を明瞭にするために、ここでは流れ図を使って説明する。

【0058】 まず、この制御レジスタ 22 は、装置が待機モードにある場合、即ち常温にある場合には、定常補正データ X0 を論理緩急回路 21 に供給し、この論理緩急回路 21 は受け取った定常補正データ X0 を緩急データとして論理緩急してクロック信号 CLK の定常周波数補正を行っている。ここで、装置のスイッチ 101 がオフ状態からオン状態に切替わり、CPU100 が待機モードから動作モードに切替わった場合、CPU 動作検出回路 104 は H レベルの温度補正要求信号 A を RTC-IC10 の温度補正要求信号入力端子 12 に出力する。そして、切替回路 13 は、温度補正要求信号入力端子 12 を介して供給された温度補正要求信号 A を受け、切替信号 B を L レベルから H レベルに切替える。これによ

り、温度周波数補正処理を開始する。

【0059】まず、制御レジスタ22は、温度センサ31から装置内の温度Tを読み込み（ステップS21）、記憶回路32からデータテーブル32Aからこの温度Tに対応した補正データを読み出し（ステップS22）、この補正データXTを緩急データとして論理緩急回路21に供給する。そして、論理緩急回路21は、補正データXTを緩急データとして論理緩急処理を行う（ステップS23）。これにより、論理緩急回路21は、装置内温度に対応した周波数補正を行い、補正した信号を時計レジスタ23に出力し、時計レジスタ23は、この信号を受けて時刻信号Cを出力端子18から装置のCPU100に供給する。その後、制御レジスタ22は、切換回路13からの切換信号Bを監視し（ステップS24）、切換信号BがHレベルからLレベルに切換わるまで、即ち装置が動作モードから待機モードに切換わるまでステップS21以降の処理を繰り返す。

【0060】スイッチ101がオン状態からオフ状態に切換わり、装置が動作モードから待機モードに切換わった場合、温度補正要求信号AがLレベルになる（ステップS24；YES）。即ち、切換回路13から出力される切換信号BがHレベルからLレベルに切換わる。しかし、装置が動作モードから待機モードに切換わった場合でも、温度が急激に低下しない。そこで、制御レジスタ22は、温度センサ31から装置内の温度Tを読み込み（ステップS25）、この温度Tが室温であるか否かを判定し（ステップS26）、室温に達していない場合には（ステップS26；NO）、記憶回路32からデータテーブル32Aからこの温度Tに対応した補正データを読み出し（ステップS27）、この補正データXTを緩急データとして論理緩急回路21で論理緩急処理を行わせる（ステップS28）。一方、温度Tが常温になった場合には（ステップS26；YES）、この温度周波数補正処理を終了する。そして、制御レジスタ22は、定常補正データX0を緩急データとして論理緩急回路21に供給し、論理緩急回路21は、定常補正データX0を緩急データとして論理緩急処理を行う。

【0061】[2・6] 第2実施形態の効果

このように、本実施形態によるRTC-IC30は、ICチップ16内に温度センサ31を持たせ、この温度センサ31によって装置内温度を検出し、この検出した温度に基づいてデータテーブル32Aから補正データXTを読み出し、この補正データXTを緩急データとして周波数補正を行う。これにより、装置内の温度変化に拘わらず、論理緩急回路21は周波数の安定した信号を時計レジスタ23に供給し、この時計レジスタ23から出力端子18を介して外部のCPU100に時刻信号を供給する。この結果、RTC-IC30から出力される時刻信号の信頼性を高めることができる。

【0062】[2・7] 第2実施形態の変形例

第2実施形態では、主電源103から高電位側電源端子17に常時駆動電圧VCCが供給されるようにしたが、図13に示すように、主電源103をスイッチ101によって駆動制御するようにしてCPU100を動作モードにするときに主電源103から駆動電圧VCCを供給するようにしてもよい。この場合、主電源103と整流器106との間に、装置の動作状態に対応した温度補正要求信号Aを発生する主電源検出回路110を接続すればよい。このように構成される変形例においても、主電源103からの駆動電圧VCCがCPU100およびRTC-IC30の高電位側電源端子17に供給された場合、主電源検出回路110からHレベルの温度補正要求信号Aが温度補正要求信号入力端子12に供給されることになる。これにより、RTC-IC30内では、装置内の温度変化に対応した周波数補正を行うことができる。しかも、この変形例では、装置が待機モードにある場合には、主電源103からの電圧供給を停止しているから、待機モード時における消費電力を大幅に低減することが可能となる。

【0063】[3] 第3実施形態

本実施形態によるRTC-ICの特徴は、ICチップ内に温度センサを持たせると共に、温度周波数補正に用いられるデータテーブルを外部の記憶手段に持たせた点にある。なお、前述した実施形態と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

【0064】[3・1] 第3実施形態の大略構成

図14は、第3実施形態によるRTC-IC40の周辺回路、特に駆動電圧VCCの供給経路を示した図である。この供給経路については第1実施形態と同様であるので説明を省略するものとする。また、A/D変換回路50は、温度センサ31から出力される検出温度信号をデジタルに変換するもので、温度センサ31にA/D変換を持たせた場合には、 unnecessaryになるものである。

【0065】[3・2] RTC40の構成

次に、RTC-IC40について説明する。ここで、RTC-IC40は、基準クロック発振器11、温度補正要求信号入力端子12、切換回路13、温度センサ31および補正回路15に加え、検出温度を外部に出力する温度信号出力端子41と、温度に対応した補正データを有する補正信号を入力する補正信号入力端子42とを備えている。

【0066】RTC-IC40は、第1実施形態と同様に、圧電振動子Xを除く構成部品をICチップ16として構成し、さらにICチップ16および圧電振動子Xをモールド封止した構成となっている。

【0067】[3・3] 補正回路15の構成

周波数の補正を行う補正回路15は、図15に示すように、論理緩急回路21と、補正信号入力端子42を介して外部から供給される補正データを受け、この補正データによって論理緩急回路21を制御する制御レジスタ2

2と、論理緩急回路21から出力される信号を時刻信号Cに変換する時計レジスタ23と、を具備して構成されている。

【0068】 [3・4] CPU100の構成

本実施形態では、このCPU100に温度周波数補正を行うためのデータテーブル32Aが記憶されており、このCPU100は、温度センサ31から検出温度信号が出力された場合、この温度に対応した補正データをRTC-IC40の補正信号入力端子42に供給するものである。

【0069】制御レジスタ22の動作についての説明は、温度Tに対応した補正データXTを記憶回路32から読出す点と、外部のCPU100から読出す点で異なる他は、前述した第2実施形態における図12の流れ図とほぼ同一であるので、その説明を省略するものとする。

【0070】 [3・5] 第3実施形態の効果

このように、本実施形態によるRTC-IC40においても、ICチップ16内に持たせた温度センサ31によって装置内温度を検出し、この検出した温度に基づいて外部のCPU100から補正データXTを読み出し、この補正データXTを緩急データとして周波数補正を行う。これにより、装置内の温度変化に拘わらず、論理緩急回路21は周波数の安定した信号を時計レジスタ23に供給し、この時計レジスタ23から出力端子18を介して外部のCPU100に時刻信号を供給する。この結果、RTC-IC40から出力される時刻信号の信頼性を高めることができる。しかも、他の実施形態と異なり、温度周波数補正のためのデータテーブルをRTC-IC40内に設ける必要がないため、RTC-IC40を装置に組み込んだ後であっても、温度に対する補正データを新たに設定することができ、他の実施形態に比べて補正精度をより高めることが可能となる。

【0071】 [3・6] 第3実施形態の変形例

[3・6・1] 変形例1

第3実施形態では、主電源103から高電位側電源端子17に常時駆動電圧VCCが供給されるようにしたが、図16に示すように、主電源103をスイッチ101によって駆動制御するようにしてCPU100を動作モードにするとときに主電源103から駆動電圧VCCを供給するようにしてもよい。この場合、主電源103と整流器106との間に、装置の動作状態に対応した温度補正要求信号Aを発生する主電源検出回路110を接続すればよい。このように構成される変形例においても、主電源103からの駆動電圧VCCがCPU100およびRTC-IC40の高電位側電源端子17に供給された場合、主電源検出回路110からHレベルの温度補正要求信号Aが温度補正要求信号入力端子12に供給されることになる。これにより、RTC-IC40内では、装置内の温度変化に対応した周波数補正を行うことができ

る。しかも、この変形例では、装置が待機モードにある場合には、主電源103からの電圧供給を停止しているから、待機モード時における消費電力を大幅に低減することが可能となる。

【0072】 [3・6・2] 変形例2

この実施形態では、温度センサ31からの検出温度信号を温度信号出力端子41を介して外部に出力し、補正信号入力端子42を介して外部から検出温度信号に対応した補正データを受け取るようにしたが、これに限らず、温度信号出力端子41および補正信号入力端子42に赤外線或いは電磁波等による通信手段を設け、この通信手段を用いてCPU100との間で信号の授受を行うようにしてもよい。

【0073】 [4] 変形例

[4・1] 変形例1

なお、前述した各実施形態によるRTC-ICでは、基準クロック信号CLK1の周波数を32.768kHzとしたが、本発明はこれに限定されるものではなく、任意に設定することも可能である。また、前記実施形態では、CPUが待機モードにある場合、予め決められた定常補正データX0を用いた周波数補正（定常周波数補正）を行い、CPUが動作モードにある場合、可変する補正データを用いた周波数補正（温度周波数補正）を行うようにしたクロック信号供給装置を例に挙げて説明している。しかし、本発明はこれに限らず、CPUが待機モードにある場合には、定常周波数補正を行わずに、基準クロック発振器からの基準クロック信号CLKをそのまま出力し、動作モードにある場合に温度周波数補正を行うようにしてもよい。

【0074】 [4・2] 変形例2

前記各実施形態では、温度補正要求信号入力端子12、出力端子18、温度信号出力端子41、補正信号入力端子42等を介して外部装置との間で信号の授受を行うようにしたが、本発明はこれに限らず、端子を複数にして外部の装置との間を所謂インターフェースによって接続させるようにしてもよい。

【0075】 [4・3] 変形例3

前記各実施形態では、切換回路13が、CPU動作検出回路104或いは主電源検出回路110からの温度補正要求信号Aを用いてCPU100の動作状態を待機モードであるか動作モードであるかを判定するようにした。しかし、本発明はCPU動作検出回路104或いは主電源検出回路110に限らず、例えば屋外に設置して使用する装置にRTC-ICを搭載した場合には、スイッチ101の動作によって温度補正要求信号Aを生成するもの、光熱センサからの出力信号、或いは各種制御信号であってもよく、要は装置内の温度環境が変わったことを検知できるものであればよい。

【0076】 [4・4] 変形例4

前記各実施形態では、装置が駆動モードになったときに

温度が上昇するときに温度周波数補正を行うようにした場合について詳述したが、逆に動作モード時に装置内温度が安定し、待機モード時に外界からの影響で温度が変化する場合には、温度補正要求信号AのHレベルとLレベル、或いは切換回路13のHレベルとLレベルを入れ替えることによって、容易に対応させることができる。

【0077】 [4・5] 変形例5

前記各実施形態では、基準クロック信号CLKの周波数補正を論理緩急回路21によって行うものとして述べたが、基準クロック発振器11の出力側に容量アレイを持たせ、この容量を選択することによって周波数補正を行う容量緩急回路を用いるようにしてもよい。

【0078】 [4・6] 変形例6

第1、第2実施形態では、記憶回路14に予めデータテーブルが記憶されているものとして述べたが、別途記憶回路14にユーザがデータを書き込むためのデータ書込端子を設けてもよい。この場合、外部のコントローラから書き込まれるデータは、装置の使用環境に対応させてユーザが設定することが可能となり、より正確な周波数補正を実現することが可能となる。また、RTC-IC内に、コイル、赤外線等の光、無線による通信手段を設けるようにすれば、データテーブルはデータ書込端子を介さずに非接触でデータを書き込むことも可能となる。

【0079】

【発明の効果】以上に説明したように、本発明に係るクロック信号供給装置は、外部の処理ユニットの状態を監視して適切な周波数補正を可能にする。

【図面の簡単な説明】

【図1】 第1実施形態のRTC-ICおよび周辺の電源経路を示すブロック図である。

【図2】 同実施形態によるRTC-ICの構成を示すブロック図である。

【図3】 同実施形態によるRTC-ICの斜視図である。

【図4】 記憶回路に記憶されるデータテーブルを示す図である。

【図5】 音叉型水晶振動子の周波数温度特性を示す図である。

【図6】 装置内温度の時間に対応した上昇或いは下降*

*を示す図である。

【図7】 同実施形態による温度周波数補正処理を示す流れ図である。

【図8】 第1実施形態の変形例によるRTC-ICおよび周辺の電源経路を示すブロック図である。

【図9】 第2実施形態のRTC-ICおよび周辺の電源経路を示すブロック図である。

【図10】 同実施形態によるRTC-ICの構成を示すブロック図である。

10 【図11】 記憶回路に記憶されるデータテーブルを示す図である。

【図12】 同実施形態による温度周波数補正処理を示す流れ図である。

【図13】 第2実施形態の変形例によるRTC-ICおよび周辺の電源経路を示すブロック図である。

【図14】 第3実施形態のRTC-ICおよび周辺の電源経路を示すブロック図である。

【図15】 同実施形態によるRTC-ICの構成を示すブロック図である。

20 【図16】 第3実施形態の変形例によるRTC-ICおよび周辺の電源経路を示すブロック図である。

【符号の説明】

10、30、40…RTC-IC (クロック信号供給装置)

11…基準クロック発振器

12…温度補正要求信号入力端子

13…切換回路

14、32…記憶回路

14A、14B、32A…データベース

30 15…補正回路

16…ICチップ

17…高電位側電源端子

18…出力端子

21…論理緩急回路

22…制御レジスタ

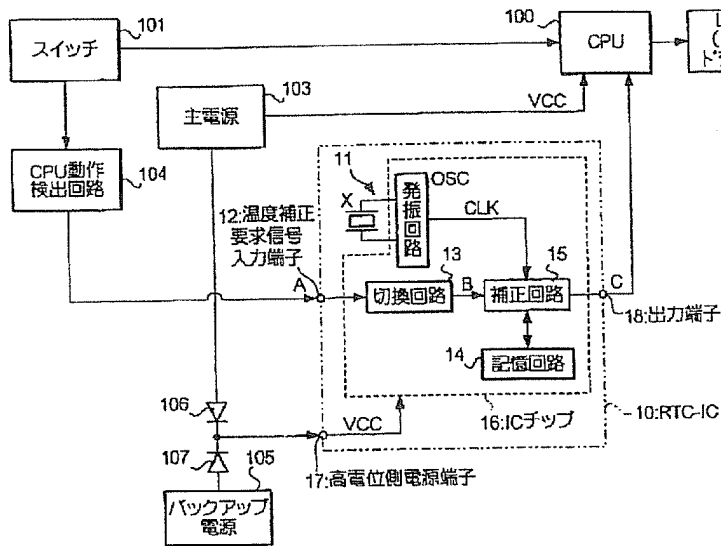
23…時計レジスタ

31…温度センサ

41…温度信号出力端子

42…補正信号入力端子

【図 1】

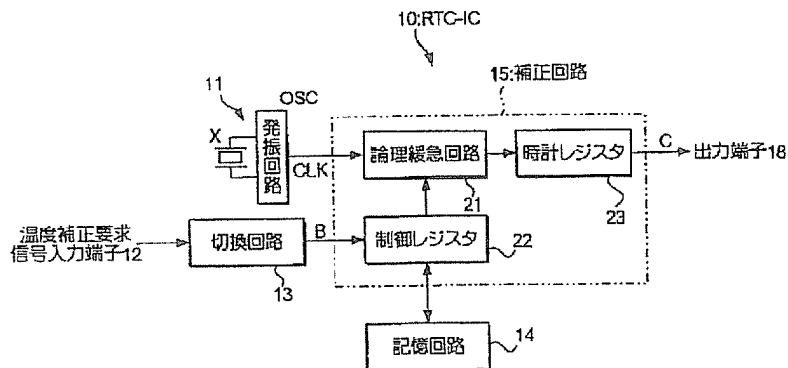


【図 4】

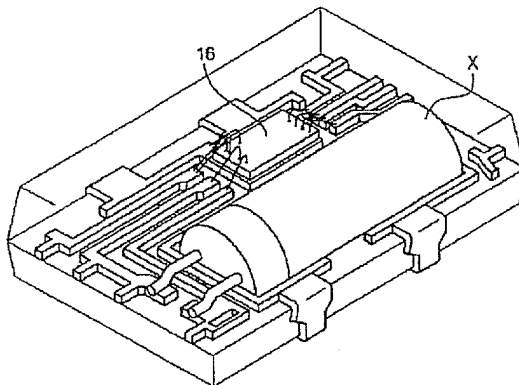
開始時間 t_s	開始補正值データ X_s
t_{s1} 未満	定常補正值データ X_0
t_{s1}	X_{s1}
t_{s2}	X_{s2}
\vdots	\vdots
t_{sn}	X_{sn}

終了時間 t_e	終了補正值データ X_e
t_{e1} 未満	X_{sn}
t_{e1}	X_{e1}
t_{e2}	X_{e2}
\vdots	\vdots
t_{em} 以上	定常補正值データ X_0

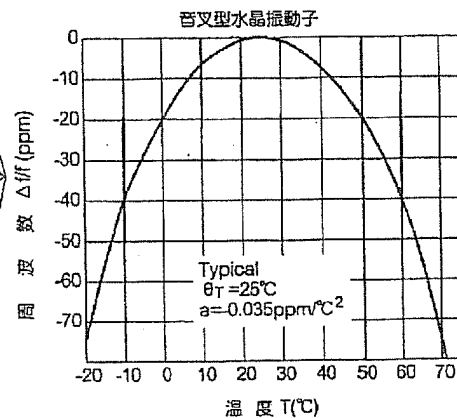
【図 2】



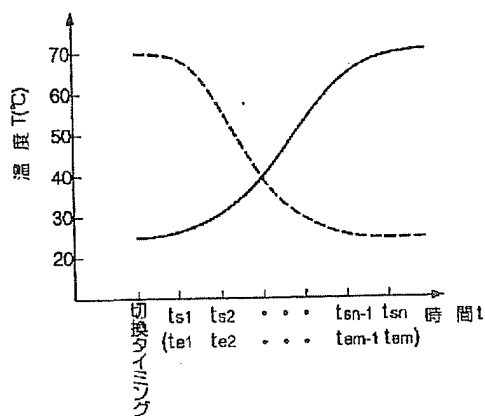
【図 3】



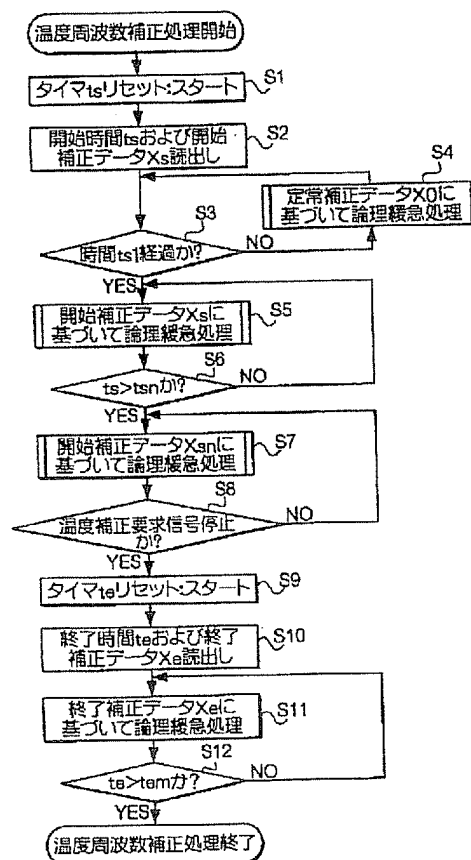
【図 5】



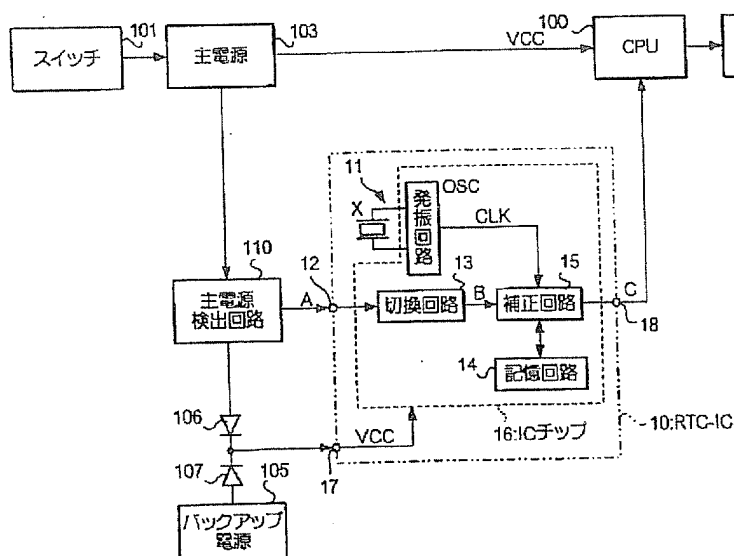
【図 6】



【图 7】



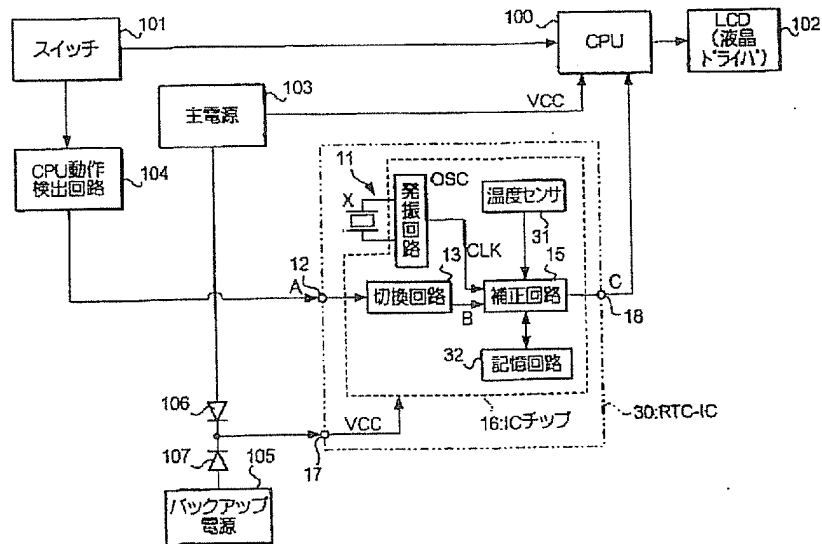
【图8】



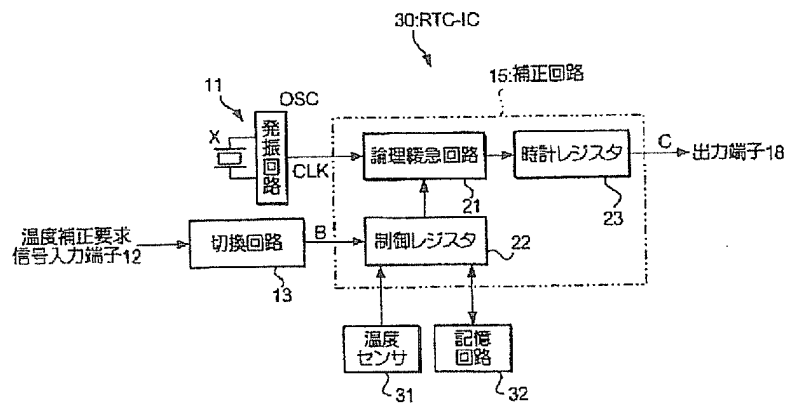
【圖 1 1】

検出温度 T	補正值データ XT
T_1	XT_1
T_2	XT_2
\vdots	\vdots
T_n	XT_n

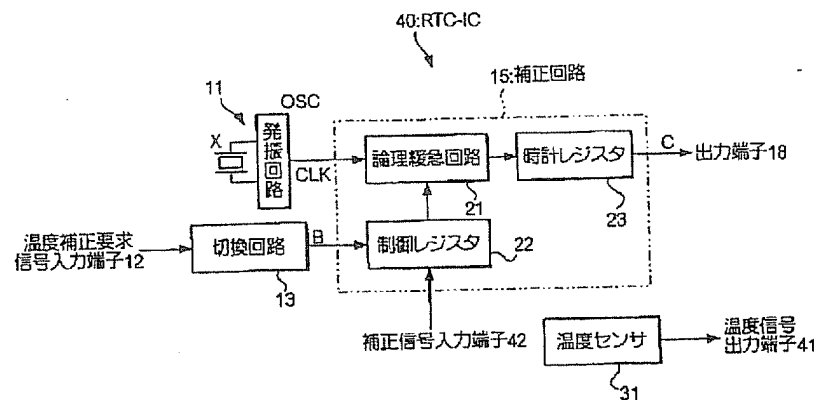
【図9】



【図10】



【図15】




```
graph TD
    Start([温度周波数補正処理開始]) --> S21[/温度センサから  
温度T読込/]
    S21 --> S22[/温度Tに対応した補正  
データXT読出し/]
    S22 --> S23[/補正データXTに  
基づいて論理緩急処理/]
    S23 --> S24{温度補正要求  
信号停止か?}
    S24 -- NO --> S21
    S24 -- YES --> S25[/温度センサから  
温度T読込/]
    S25 --> S26{温度Tが常温か?}
    S26 -- NO --> S27[/温度Tに対応した補正  
データXT読出し/]
    S26 -- YES --> End([温度周波数補正処理終了])
    S27 --> S28[/補正データXTに  
基づいて論理緩急処理/]
    S28 --> S24
```

温度周波数補正処理開始

温度センサから
温度T読込 S21

温度Tに対応した補正
データXT読出し S22

補正データXTに
基づいて論理緩急処理 S23

温度補正要求
信号停止か? S24

NO

YES

温度センサから
温度T読込 S25

温度Tが常温か? S26

NO

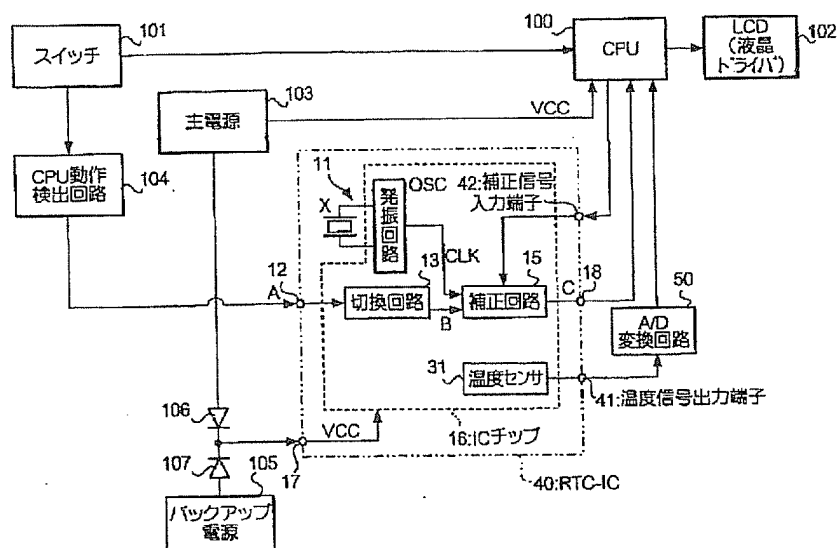
YES

温度周波数補正処理終了

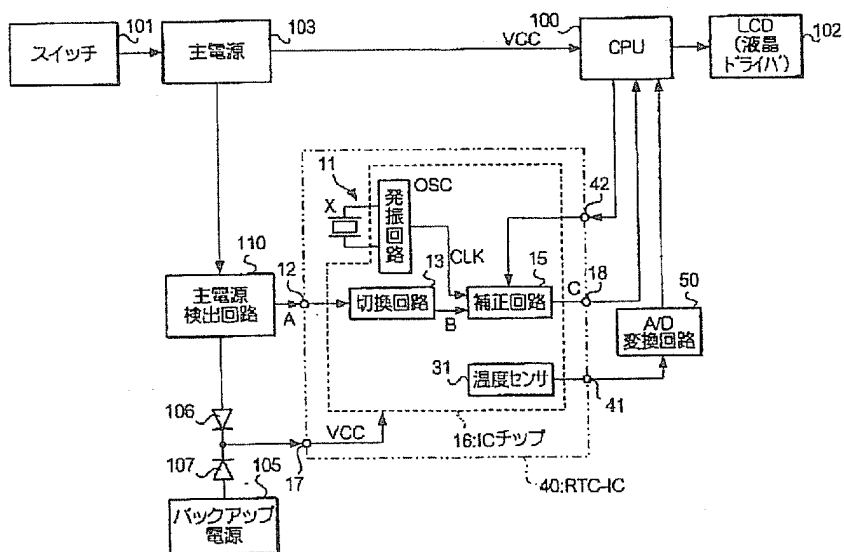
温度Tに対応した補正
データXT読出し S27

補正データXTに
基づいて論理緩急処理 S28

【図14】



【図16】



* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention is used for the microcomputer etc. which have operational mode and a standby mode, for example, and relates to a suitable clock signal feed unit and a method for controlling the same.

[0002]

[Description of the Prior Art] For example, there is a thing possessing a clock function or a timer function in electric appliances, such as OA equipment, such as peripheral equipment of OA equipment, such as a polygraph and fax, a personal computer, and this personal computer, television, video, and an air-conditioner. RTC (Real Time Clock)-IC which has a time & calendar function driven with a reference clock signal (for example, 32.768 kHz) to these devices is carried, and a time signal is outputted from this RTC-IC.

[0003] For example, as an example of these devices, a fax is mentioned as an example and explained. the time the ON-and-OFF drive of this fax is carried out, for example by a main switch, suspend the original functional operation of fax entirely at the time of OFF, and according to RTC-IC -- it will be in the waiting state which only clocks and will be in the operating state which performs original functional operation at the time of one.

[0004]

[Problem(s) to be Solved by the Invention] By the way, for RTC-IC, X cut tuning fork type quartz resonator in which that most is 32.768 kHz is used, and, generally it is widely known that the resonance frequency of this type of crystal oscillator has big temperature dependence. And in the fax etc. which were mentioned above, the ambient air temperature of RTC-IC will rise substantially by performing original functional operation of a device by an operating state compared with the time of a waiting state with the heat of a heater or a light source. For this reason, the resonance frequency of the crystal oscillator in RTC-IC may change a lot, and deviation may arise in the time signal outputted.

[0005] This invention is made in view of the above problem, and an object of this invention is to provide a

clock signal feed unit which can supervise the state of an external handling unit and can perform suitable frequency correction, and a method for controlling the same.

[0006]

[Means for Solving the Problem]In order to solve an aforementioned problem, the invention according to claim 1 is provided with the following.

A reference clock signal generating means which generates a fixed standard-of-frequency clock signal.

A correction-for-temperature requirement signal input part into which a correction-for-temperature requirement signal which decides whether to amend a frequency change by change of ambient air temperature (temperature frequency correction) is inputted.

A switching signal output means which outputs a switching signal which switches said temperature frequency correction to an operating state and a prohibited state from an operating state from a prohibited state based on said correction-for-temperature requirement signal, A memory measure beforehand memorized as data which made amendment data used for frequency correction correspond to lapsed time after said switching signal switches, and a compensation means which amends frequency of said reference clock signal based on amendment data corresponding to said lapsed time when said switching signal switches.

[0007]The invention according to claim 2 reads a lenience-and-severity circuit where said compensation means amends frequency of said reference clock signal, and amendment data corresponding to said time in the clock signal feed unit according to claim 1, and it is characterized by providing a control register outputted to said lenience-and-severity circuit.

[0008]The invention according to claim 3 equips the clock signal feed unit according to claim 1 with the following.

A lenience-and-severity circuit where said compensation means amends frequency of said reference clock signal.

A control register which reads amendment data corresponding to said time, and is outputted to said lenience-and-severity circuit.

A clock register which changes into a time signal a clock signal outputted from said lenience-and-severity circuit.

[0009]In the clock signal feed unit according to claim 2 or 3, the invention according to claim 4 said control register, Time after said switching signal switches is clocked, and amendment data according to time is read from said memory measure, and it becomes final and conclusive, and is characterized by outputting this amendment data to said lenience-and-severity circuit.

[0010]The invention according to claim 5 is provided with the following.

A reference clock signal generating means which generates a fixed standard-of-frequency clock signal.

A correction-for-temperature requirement signal input part into which a correction-for-temperature

requirement signal which decides whether to amend a frequency change by change of ambient air temperature (temperature frequency correction) is inputted.

A temperature detecting means which detects temperature in the clock signal feed unit concerned, and a switching signal output means which outputs a switching signal which switches said temperature frequency correction to an operating state and a prohibited state from an operating state from a prohibited state based on said correction-for-temperature requirement signal, A memory measure which memorizes beforehand amendment data used for frequency correction as data made to correspond to two or more temperature, and a compensation means which amends frequency of said reference clock signal based on amendment data corresponding to said temperature when said switching signal switches.

[0011]The invention according to claim 6 reads a lenience-and-severity circuit where said compensation means amends frequency of said reference clock signal, and amendment data corresponding to said temperature in the clock signal feed unit according to claim 5, and it is characterized by providing a control register outputted to said lenience-and-severity circuit.

[0012]The invention according to claim 7 equips the clock signal feed unit according to claim 5 with the following.

A lenience-and-severity circuit where said compensation means amends frequency of said reference clock signal.

A control register which reads amendment data corresponding to said temperature, and is outputted to said lenience-and-severity circuit.

A clock register which changes into a time signal a clock signal outputted from said lenience-and-severity circuit.

[0013]In the clock signal feed unit according to claim 6 or 7, the invention according to claim 8 said control register, Temperature from a temperature detecting means after said switching signal switches is read, and amendment data according to this temperature is read from said memory measure, and it becomes final and conclusive, and is characterized by outputting this amendment data to said lenience-and-severity circuit.

[0014]The invention according to claim 9 is provided with the following.

A reference clock signal generating means which generates a fixed standard-of-frequency clock signal.

A correction-for-temperature requirement signal input part into which a correction-for-temperature requirement signal which decides whether to amend a frequency change by change of ambient air temperature (temperature frequency correction) is inputted.

A temperature detecting means which detects temperature in the clock signal feed unit concerned, and a switching signal output means which outputs a switching signal which switches said temperature frequency correction to an operating state and a prohibited state from an operating state from a prohibited state based on said correction-for-temperature requirement signal, A temperature signal outputting part which outputs a detection temperature signal corresponding to detection temperature from said temperature detecting

means outside when said switching signal switches, An adjustment signal input part to which amendment data corresponding to said detection temperature signal is supplied from the outside, and a compensation means which amends frequency of said reference clock signal based on said supplied amendment data.

[0015]The invention according to claim 10 reads a lenience-and-severity circuit where said compensation means amends frequency of said reference clock signal, and amendment data corresponding to said temperature in the clock signal feed unit according to claim 9, and it is characterized by providing a control register outputted to said lenience-and-severity circuit.

[0016]The invention according to claim 11 equips the clock signal feed unit according to claim 9 with the following.

A lenience-and-severity circuit where said compensation means amends frequency of said reference clock signal.

A control register which reads amendment data corresponding to said temperature, and is outputted to said lenience-and-severity circuit.

A clock register which changes into a time signal a clock signal outputted from said lenience-and-severity circuit.

[0017]In the clock signal feed unit according to claim 10 or 11, the invention according to claim 12 said control register, A detection temperature signal from a temperature detecting means after said switching signal switches is outputted outside via a temperature signal outputting part, amendment data corresponding to detected temperature is read via said adjustment signal input part, and it is characterized by controlling said lenience-and-severity circuit by this amendment data.

[0018]The invention according to claim 13 is characterized by said lenience-and-severity circuit being a logic lenience-and-severity circuit in a clock signal feed unit given in either among claim 2, 3, 6, 7, 10, or 11.

[0019]The invention according to claim 14 is characterized by said lenience-and-severity circuit being a capacity lenience-and-severity circuit in a clock signal feed unit given in either among claim 2, 3, 6, 7, 10, or 11.

[0020]The invention according to claim 15 has [this invention] a clock signal feed unit of a statement characterized by that either comprises the following among claim 1, 2, 3, 5, 6, 7, 9, 10, or 11.

Said basic clock oscillation means is a piezoelectric transducer.

An oscillating circuit for taking out a signal stable from this piezoelectric transducer.

[0021]The invention according to claim 16 is characterized by said piezoelectric transducer being a crystal oscillator in the clock signal feed unit according to claim 15.

[0022]The invention according to claim 17 is characterized by constituting component parts except said piezoelectric transducer as an IC chip in the clock signal feed unit according to claim 15.

[0023]The invention according to claim 18 is characterized by carrying out mold sealing of said IC chip and

said piezoelectric transducer as one in the clock signal feed unit according to claim 17.

[0024]The invention according to claim 19 is characterized by said IC chip and said piezoelectric transducer being stored by package of 1 in the clock signal feed unit according to claim 17.

[0025]A reference clock signal generator which generates a standard-of-frequency clock signal with the constant invention according to claim 20, A correction-for-temperature requirement signal input part into which a correction-for-temperature requirement signal which decides whether to amend a frequency change by change of ambient air temperature (temperature frequency correction) is inputted, A switching signal output circuit which outputs a switching signal which switches said temperature frequency correction to an operating state and a prohibited state from an operating state from a prohibited state based on said correction-for-temperature requirement signal, A store circuit which memorizes beforehand amendment data used for frequency correction as data corresponding to lapsed time after said switching signal switches, A process of being the control method of a clock signal feed unit provided, and measuring lapsed time after switching when said switching signal switches, It is characterized by having a process of reading amendment data corresponding to said measured lapsed time from said store circuit, and a process of amending frequency of said reference clock signal with read amendment data.

[0026]A reference clock signal generator which generates a standard-of-frequency clock signal with the constant invention according to claim 21, A correction-for-temperature requirement signal input part into which a correction-for-temperature requirement signal which decides whether to amend a frequency change by change of ambient air temperature (temperature frequency correction) is inputted, A temperature detector which detects temperature in the clock signal feed unit concerned, and a switching signal output circuit which outputs a switching signal which switches said temperature frequency correction to a prohibited state from an operating state from a prohibited state, and an operating state based on said correction-for-temperature requirement signal, A store circuit which memorizes beforehand amendment data used for frequency correction as data made to correspond to two or more temperature, A process of being the control method of a clock signal feed unit provided, and reading temperature from said temperature detector when said switching signal switches, It is characterized by having a process of reading amendment data corresponding to said read temperature from said store circuit, and a process of amending frequency of said reference clock signal with read amendment data.

[0027]A reference clock signal generator which generates a standard-of-frequency clock signal with the constant invention according to claim 22, A correction-for-temperature requirement signal input part into which a correction-for-temperature requirement signal which decides whether to amend a frequency change by change of ambient air temperature (temperature frequency correction) is inputted, A temperature detector which detects temperature in the clock signal feed unit concerned, and a switching signal output circuit which outputs a switching signal which switches said temperature frequency correction to a prohibited state from an operating state from a prohibited state, and an operating state based on said correction-for-temperature requirement signal, A temperature signal outputting part which outputs a detection temperature signal corresponding to detection temperature from said temperature detector outside when said switching

signal switches, An adjustment signal input part to which amendment data corresponding to said detection temperature signal is supplied from the outside, A process of being the control method of a clock signal feed unit provided, and outputting a detection temperature signal from said temperature detector outside via a temperature signal outputting part when said switching signal switches, It is characterized by having a process of reading amendment data corresponding to detected temperature via said adjustment signal input part, and a process of amending frequency of said reference clock signal with read amendment data.

[0028]

[Embodiment of the Invention]Next, the suitable embodiment of this invention is described with reference to drawings.

[1] As a device by which RTC-IC10 by a 1st embodiment is carried, the profile lineblock diagram 1 of a 1st embodiment of a 1st embodiment [1 and 1] illustrates fax, for example, and shows the feed route of the driver voltage VCC. This RTC-IC10 is carried in electric appliances, such as OA equipment, such as peripheral equipment of OA equipment, such as a polygraph, a personal computer, and this personal computer, television, video, and an air-conditioner, etc. not only in fax, for example. And RTC-IC10 supplies the time signal C to these devices.

[0029]First, the peripheral circuit of RTC-IC10, especially the feed route of the driver voltage VCC are explained. RAM which CPU100 manages the original functional operation of a device and is not illustrated, It has ROM etc., the switch which sets the switch 101 and a various function to an input side is connected, and the driver circuit etc. which operate LCD(liquid crystal driver circuit) 102 and the various function which drive a liquid crystal panel (neither is illustrated) are connected to the output side. The time signal supplied from RTC-IC10 if this CPU100 has the switch 101 in the operational mode in an ON state is received, A date and time are displayed on a liquid crystal panel via LCD102, and the functional operation which is in the standby mode which has the switch 101 in an OFF state on the other hand, and CPU100 manages is stopped. The CPU operation detector circuit 104 detects the on/off state of the switch 101, and when it is in an ON state, it supplies the correction-for-temperature requirement signal A of H level to the correction-for-temperature requirement signal input terminal 12 of RTC-IC10. The main power supply 103 generates the driver voltage VCC of 5V by transforming and rectifying the commercial power from commercial power (not shown), for example. This driver voltage VCC is supplied to the high potential side power supply terminal 17 of CPU100 and RTC-IC10. The backup power supply 105 consists of a battery which generates the driver voltage VCC, and supplies this driver voltage VCC to the high potential side power supply terminal 17 of RTC-IC10. The rectifier 106 is connected to the output side of the main power supply 103, and the rectifier 107 is connected to the output side of the backup power supply 105. These rectifiers 106 and 107 prevent the driver voltage VCC from being supplied to a mutual power supply. Thus, only when CPU100 and RTC-IC10 drive and the supply from the main power supply 103 stops by the driver voltage VCC usually supplied from the main power supply 103, the driver voltage VCC from the backup power supply 105 is supplied to RTC-IC10. And RTC-IC10 is maintained at an operating state by always supplying the driver voltage VCC from the main power supply 103 or the backup power supply 104.

[0030][1 and 2] The composition of RTC10, next RTC-IC10 are explained. Here, RTC-IC10 is provided with the following.

For example, the reference clock oscillator 11 which consists of an oscillating circuit OSC for taking out the reference clock signal CLK (for example, 32.768 kHz) stable from the vibrator X which consists of tuning fork type quartz resonators, and this vibrator X.

The correction-for-temperature requirement signal input terminal 12 into which the correction-for-temperature requirement signal A from the CPU operation detector circuit 104 based on the mode of CPU100 is inputted.

The switch circuit 13 which outputs the switching signal B switched to regular frequency correction from temperature frequency correction or temperature frequency correction from regular frequency correction based on this correction-for-temperature requirement signal A.

The store circuit 14 beforehand memorized as the data tables 14A and 14B (refer to drawing 4) used for temperature frequency correction, The correction circuit 15 which outputs the time signal C after amending the frequency of the reference clock signal CLK based on the amendment data of the data tables 14A and 14B when the switching signal B outputted from the switch circuit 13 switches.

[0031]RTC-IC10 constitutes the component parts except the piezoelectric transducer X as IC chip 16, and it has composition which carried out mold sealing of IC chip 16 and the piezoelectric transducer X further so that it may illustrate to drawing 3. And the terminal exposed outside is the correction-for-temperature requirement signal input terminal 12, the high potential side power supply terminal 17, the output terminal 18, and a GND terminal. And the driver voltage VCC is always supplied via the high potential side power supply terminal 17. The time signal C outputted is supplied to CPU100 via the output terminal 18 from the correction circuit 15.

[0032]When CPU100 is in a standby mode with regular frequency correction here, It is performing frequency correction by the correction circuit 15 using the regular amendment data X0 decided beforehand, and temperature frequency correction is performing frequency correction by the correction circuit 15 by processing mentioned later, when CPU100 is in operational mode.

[0033]The correction circuit 15 which amends the composition frequency of the [1 and 3] correction circuit 15, The logic lenience-and-severity circuit 21 which amends the frequency of the reference clock signal CLK as shown in drawing 2, The control register 22 which controls the logic lenience-and-severity circuit 21 in response to the switching signal B and the amendment data from the data tables 14A and 14B, and the clock register 23 which changes into the time signal C the signal outputted from the logic lenience-and-severity circuit 21 are provided, and it is constituted. Here, the control register 22 is provided with the following.

the time check which clocks the time in this case when the switching signal B from the switch circuit 13 switches -- a function.

The function which reads the amendment data according to this time from the data tables 14A and 14B.

The function which controls the logic lenience-and-severity circuit 21 by using this amendment data as lenience-and-severity data.

Here, the logic lenience-and-severity circuit 21 is provided with the frequency divider and the shift register (neither is illustrated) shifted based on lenience-and-severity data. By operating the state of a frequency divider suitably to predetermined timing with a shift register, this logic lenience-and-severity circuit 21 is overdue to the basic clock signal CLK supplied to a frequency divider, or performs the logic lenience and severity of the progress direction, and performs frequency correction. Since it is indicated to JP,9-127272,A etc., it shall omit about the details.

[0034]The data tables 14A and 14B shown in the explanatory view 4 of the [1 and 4] data tables 14A and 14B are what was memorized beforehand in the store circuit 14, The data table 14A is what is used for the temperature frequency correction at the time of an amendment start when the switching signal B switches from L level to H level, The data table 14B is used for the temperature frequency correction at the time of the end of amendment when the switching signal B switches from H level to L level.

[0035]Here, generation of the data tables 14A and 14B is explained. RTC-IC10 is provided with the reference clock oscillator 11 which has the vibrator X which consists of tuning fork type quartz resonators etc., and this tuning fork type quartz resonator serves as a frequency temperature characteristic as generally shown in drawing 5. In the ultimate-lines figure of this drawing 5, it is what temperature (**) was shown on the horizontal axis and frequency stability $\Delta f/f$ (ppm) was shown on the vertical axis, and the frequency change by change of ambient air temperature is shown on the basis of 25 ** o'clock of frequency in this case, and this frequency stability is expressed by the following (1) type.

$$\Delta f/f = a(\theta T - T)^2 \dots (1)$$

When only the temperature characteristics temporarily shown by the above-mentioned (1) formula are considered here, supposing the degree of device internal temperature rises from 25 ** to 40 **, -7.875 ppm frequency deviation will be produced, The clock displayed by the time signal C outputted from RTC-IC10 will become the delay for annual difference about 4 minutes.

[0036]Next, the rise in heat (descent) in a device is explained. Drawing 6 shows the rise in heat over time when a device switches from a standby mode to operational mode as a solid line, and shows the temperature descent at the time of switching from operational mode to a standby mode by the dotted line. Like a graphic display, after it becomes a temperature (for example, 70 **) stable after the device switched to operational mode and the predetermined time t_s had passed and fax switches to a standby mode, it turns out that it becomes a temperature (for example, 25 **) stable after predetermined time t_e progress. Namely, when the mode switches, by the time temperature is stabilized, time will be taken, and, for this reason, the frequency correction of a signal is needed at that given temperature.

[0037]After considering these things, the data tables 14A and 14B of drawing 4 will be created, and it will be written in the store circuit 14 by an external controller etc. at the time of shipment.

[0038]These data tables 14A and 14B are explained further in full detail. First, in the time of onset t_s when the data table 14A used for temperature frequency correction when a device switches from a standby mode

to operational mode was measured from change timing, in less than one t_s , temperature is hardly changing. For this reason, amendment data is used as the regular amendment data X_0 used for the regular frequency correction at the time of a standby mode, after that t_{s1} and t_{s2} -- the start amendment data corresponding to each time of onset from the temperature T of drawing 6, and the frequency temperature characteristic of drawing 5 whenever ... and time of onset pass -- X_{s1} and X_{s2} -- when it is considered as ... and the degree T of device internal temperature is stabilized in a maximum temperature, it is made into the fixed amendment data X_{sn} after the time of onset t_{sn} . The end time t_e by which the data table 14B used for temperature frequency correction when a device switches from operational mode to a standby mode on the other hand was measured from change timing is hardly changing with a maximum temperature at less than one t_e . For this reason, amendment data is used as the start amendment data X_{sn} corresponding to the temperature T at the time of change timing, after that t_{e1} and t_{e2} -- the end amendment data corresponding to each end time from the temperature T of drawing 6, and the frequency temperature characteristic of drawing 5 whenever ... and time pass -- X_{e1} and X_{e2} -- when it is considered as ... and the degree T of device internal temperature is stabilized at ordinary temperature, it is made into the regular amendment data X_0 after the end time t_{sm} . Thus, the data tables 14A and 14B of drawing 4 are created with the amendment data X made to correspond to the time according to the rise in heat in a device, or descent.

[0039]Operation of the [1 and 5] control register 22, next operation of the control register 22 are explained referring to the flow chart of drawing 7. Actually, although the control register 22 is constituted by the logical circuit, in order to make processing operation clear, here explains it using a flow chart.

[0040]First, when a device is in a standby mode (i.e., when it is in ordinary temperature), this control register 22. Supplying the regular amendment data X_0 to the logic lenience-and-severity circuit 21, this logic lenience-and-severity circuit 21 performs logic lenience and severity by using the received regular amendment data X_0 as lenience-and-severity data, and performs regular frequency correction of the clock signal CLK. Here, when the switch 101 of a device switches from an OFF state to an ON state and CPU100 switches from a standby mode to operational mode, the CPU operation detector circuit 104 outputs the correction-for-temperature requirement signal A of H level to the correction-for-temperature requirement signal input terminal 12 of RTC-IC10. And the switch circuit 13 receives the correction-for-temperature requirement signal A supplied via the correction-for-temperature requirement signal input terminal 12, and switches the switching signal B to H level from L level. This starts temperature frequency correction processing.

[0041]First, the control register 22 resets and starts the start timer t_s (Step S1), the data table 14A is read from the store circuit 14 (Step S2), next the control register 22, When judging whether the time of onset t_s was set to time t_{s1} (Step S3) and not amounting to time t_{s1} (Step S3; NO), the logic lenience-and-severity circuit 21 is supplied by using the regular amendment data X_0 as lenience-and-severity data. And the logic lenience-and-severity circuit 21 performs logic lenience-and-severity processing by using the amendment data X_0 as lenience-and-severity data (step S4). Thereby, the signal which the time of onset t_s performed regular frequency correction in ordinary temperature until it amounted to time t_{s1} , and the logic lenience-

and-severity circuit 21 amended is outputted to the clock register 23, and the clock register 23 supplies the time signal C to CPU100 of a device from the output terminal 18 in response to this signal.

[0042]Time ts_1 beforehand decided with the data table 14A on the other hand when the time of onset ts went through time ts_1 (Step S3; YES), ts_2 ... The start amendment data X_s corresponding to ** is read, and the logic lenience-and-severity circuit 21 is supplied by using this start amendment data X_s as lenience-and-severity data. And the logic lenience-and-severity circuit 21 performs logic lenience-and-severity processing by using the amendment data X_s as lenience-and-severity data (Step S5). thereby -- the logic lenience-and-severity circuit 21 -- time ts_1 and ts_2 -- by performing temperature frequency correction based on start amendment data X_{s1} corresponding to ..., and X_{s2} . Outputting the amended signal to the clock register 23, the clock register 23 supplies the time signal C to CPU100 of a device from the output terminal 18 in response to this signal.

[0043]Judge whether the control register 22 reached at the time ts_n to stabilize the time of onset ts in a maximum temperature as for the degree of device internal temperature (Step S6), and when not having reached (Step S6; NO), Since the degree of device internal temperature is stable when processing of Step S5 is repeated and attained (Step S6; YES), the logic lenience-and-severity circuit 21 is supplied by using the start amendment data X_{sn} as lenience-and-severity data (Step S7). And the logic lenience-and-severity circuit 21 performs logic lenience-and-severity processing by using the amendment data X_{sn} as lenience-and-severity data (Step S7).

[0044]Then, the control register 22 continues processing of Step S7 until it supervises the switching signal B from the switch circuit 13 (Step S8) and the switching signal B switches from H level to L level (i.e., until a device switches from operational mode to a standby mode).

[0045]When the switch 101 switched from the ON state to the OFF state and a device switches from operational mode to a standby mode, That is, when the switching signal B outputted from the switch circuit 13 switches from H level to L level, (Step S8; YES) and the control register 22 reset and start the end timer t_e (step S9), and read the data table 14B from the store circuit 14 (Step S10).

[0046]Next, the control register 22 until the end time t_e amounts to time t_{e1} , Supplying the logic lenience-and-severity circuit 21 by using the end amendment data X_e as lenience-and-severity data, frequency correction at a maximum temperature is performed, the amended signal is outputted to the clock register 23, and the clock register 23 supplies the time signal C to CPU100 of a device from the output terminal 18 in response to this signal.

[0047]Time t_{e1} beforehand decided with the data table 14B on the other hand when the end time t_e went through time t_{e1} , t_{e2} ... End amendment data X_e corresponding to ** is read, and the logic lenience-and-severity circuit 21 is supplied by using this end amendment data X_e as lenience-and-severity data. And the logic lenience-and-severity circuit 21 performs logic lenience-and-severity processing by using amendment data X_e as lenience-and-severity data (Step S11). thereby -- the logic lenience-and-severity circuit 21 -- time t_{e1} and t_{e2} -- end amendment data X_{e1} corresponding to ..., and X_{e2} -- by performing temperature frequency correction based on ... Outputting the amended signal to the clock register 23, the clock register

23 supplies the time signal C to CPU100 of a device from the output terminal 18 in response to this signal. [0048] Judge whether the control register 22 reached at the time tem to stabilize the time of onset te at ordinary temperature as for the degree of device internal temperature (Step S12), and when not having reached (Step S12; NO), When processing of Step S11 is repeated and attained (Step S12; YES), temperature frequency correction is ended noting that the degree of device internal temperature is ordinary temperature. Then, the control register 22 is supplied to the logic lenience-and-severity circuit 21 by using the regular amendment data X0 as lenience-and-severity data, and the logic lenience-and-severity circuit 21 performs logic lenience and severity by using the regular amendment data X0 as lenience-and-severity data, and usually performs frequency processing.

[0049] RTC-IC10 by the effect of [1 and 6] a 1st embodiment, thus this embodiment, Even if it is a case where the high piezoelectric transducer X of temperature dependence is used, the operating state (operational mode or standby mode) of a device is supervised with the correction-for-temperature requirement signal A inputted into the correction-for-temperature requirement signal input terminal 12, When a device-operations state switches, from the control register 22, the amendment data as lenience-and-severity data is gradually made variable, and is supplied to the logic lenience-and-severity circuit 21. Thereby, irrespective of the temperature change in a device, the logic lenience-and-severity circuit 21 supplies the signal where frequency was stabilized to the clock register 23, and supplies a time signal to CPU100 of the exterior via the output terminal 18 from this clock register 23. As a result, the reliability of the time signal outputted from RTC-IC10 can be improved.

[0050] Although the driver voltage VCC was always supplied to the high potential side power supply terminal 17 from the main power supply 103 in a 1st embodiment of a modification of [1 and 7] a 1st embodiment, As are shown in drawing 8, and drive controlling of the main power supply 103 is carried out with the switch 101, when making CPU100 into operational mode, it may be made to supply the driver voltage VCC from the main power supply 103. In this case, what is necessary is just to connect the main power supply detector circuit 110 which generates the correction-for-temperature requirement signal A corresponding to the operating state of the device between the main power supply 103 and the rectifier 106. When the driver voltage VCC from the main power supply 103 is supplied to the high potential side power supply terminal 17 of CPU100 and RTC-IC10 also in the modification constituted in this way, The correction-for-temperature requirement signal A of H level will be supplied to the correction-for-temperature requirement signal input terminal 12 from the main power supply detector circuit 110. Thereby, within RTC-IC10, frequency correction corresponding to the temperature change in a device can be performed. And in this modification, when a device is in a standby mode, since the feed voltage from the main power supply 103 is suspended, it becomes possible to reduce substantially the power consumption at the time of a standby mode.

[0051][2] The feature of RTC-IC by the 2nd embodiment book embodiment gives a temperature sensor in an IC chip, and is at the point that the amendment data according to the temperature detected from this temperature sensor performed temperature frequency correction. The same numerals shall be given to the same component as a 1st embodiment mentioned above, and the explanation shall be omitted.

[0052]The profile lineblock diagram 9 of [2 and 1] a 2nd embodiment is a figure showing the peripheral circuit of RTC-IC30 by a 2nd embodiment, especially the feed route of the driver voltage VCC. Since it is the same as that of a 1st embodiment about this feed route, explanation shall be omitted.

[0053][2 and 2] The composition of RTC30, next RTC-IC30 are explained. Here, RTC-IC30 is provided with the following.

Reference clock oscillator 11.

Correction-for-temperature requirement signal input terminal 12.

Switch circuit 13.

The store circuit 32 beforehand memorized as the data table 32A (refer to drawing 11) used for temperature frequency correction, the temperature sensor 33 which detects the degree of device internal temperature, and the correction circuit 15.

[0054]Like a 1st embodiment, RTC-IC30 constitutes the component parts except the piezoelectric transducer X as IC chip 16, and has composition which carried out mold sealing of IC chip 16 and the piezoelectric transducer X further.

[0055]The correction circuit 15 which amends the composition frequency of the [2 and 3] correction circuit 15, As shown in drawing 10, the logic lenience-and-severity circuit 21, the control register 22 which controls the logic lenience-and-severity circuit 21 in response to the amendment data from the data table 32A, and the clock register 23 which changes into the time signal C the signal outputted from the logic lenience-and-severity circuit 21 are provided, and it is constituted. Here, the control register 22 is provided with the following.

The function to read the temperature from the temperature sensor 31 when the switching signal B from the switch circuit 13 switches.

The function which reads the amendment data according to the temperature read as shown in drawing 11 from the data table 32A.

The function which controls the logic lenience-and-severity circuit 21 by using this amendment data as lenience-and-severity data.

[0056]As a 1st embodiment of explanation of the [2 and 4] data table 32A described, the frequency of a tuning fork type quartz resonator has temperature dependence. For this reason, the data table 32A is created with the amendment data X according to the temperature T in a device, as shown in drawing 11.

[0057]Operation of the [2 and 5] control register 22, next operation of the control register 22 are explained referring to the flow chart of drawing 12. Actually, although the control register 22 is constituted by the logical circuit, in order to make processing operation clear, here explains it using a flow chart.

[0058]First, when a device is in a standby mode (i.e., when it is in ordinary temperature), this control register 22. Supplying the regular amendment data X0 to the logic lenience-and-severity circuit 21, this logic lenience-and-severity circuit 21 uses the received regular amendment data X0 as lenience-and-severity

data, carries out logic lenience and severity, and is performing regular frequency correction of the clock signal CLK. Here, when the switch 101 of a device switches from an OFF state to an ON state and CPU100 switches from a standby mode to operational mode, the CPU operation detector circuit 104 outputs the correction-for-temperature requirement signal A of H level to the correction-for-temperature requirement signal input terminal 12 of RTC-IC10. And the switch circuit 13 receives the correction-for-temperature requirement signal A supplied via the correction-for-temperature requirement signal input terminal 12, and switches the switching signal B to H level from L level. This starts temperature frequency correction processing.

[0059]First, the control register 22 reads the temperature T in a device from the temperature sensor 31 (Step S21), reads the amendment data corresponding to this temperature T from the data table 32A from the store circuit 32 (Step S22), and supplies it to the logic lenience-and-severity circuit 21 by using this amendment data XT as lenience-and-severity data. And the logic lenience-and-severity circuit 21 performs logic lenience-and-severity processing by using the amendment data XT as lenience-and-severity data (Step S23). Thereby, the logic lenience-and-severity circuit 21 performs frequency correction corresponding to the degree of device internal temperature, and outputs the amended signal to the clock register 23, and the clock register 23 supplies the time signal C to CPU100 of a device from the output terminal 18 in response to this signal. Then, the control register 22 repeats the processing after Step S21 until it supervises the switching signal B from the switch circuit 13 (Step S24) and the switching signal B switches from H level to L level (i.e., until a device switches from operational mode to a standby mode).

[0060]When the switch 101 switches from an ON state to an OFF state and a device switches from operational mode to a standby mode, the correction-for-temperature requirement signal A is set to L level (Step S24; YES). That is, the switching signal B outputted from the switch circuit 13 switches from H level to L level. However, even when a device switches from operational mode to a standby mode, temperature does not fall rapidly. Then, the control register 22 reads the temperature T in a device from the temperature sensor 31 (Step S25), When this temperature T judges whether it is a room temperature (Step S26) and has not reached a room temperature, (Step S26; NO), The amendment data corresponding to this temperature T from the data table 32A is read from the store circuit 32 (Step S27), and logic lenience-and-severity processing is made to perform in the logic lenience-and-severity circuit 21 by using this amendment data XT as lenience-and-severity data (Step S28). On the other hand, when the temperature T becomes ordinary temperature, (Step S26; YES) and this temperature frequency correction processing are ended. And the control register 22 is supplied to the logic lenience-and-severity circuit 21 by using the regular amendment data X0 as lenience-and-severity data, and the logic lenience-and-severity circuit 21 performs logic lenience-and-severity processing by using the regular amendment data X0 as lenience-and-severity data.

[0061]RTC-IC30 by the effect of [2 and 6] a 2nd embodiment, thus this embodiment, The temperature sensor 31 is given in IC chip 16, with this temperature sensor 31, the degree of device internal temperature is detected, the amendment data XT is read from the data table 32A based on this detected temperature, and frequency correction is performed by using this amendment data XT as lenience-and-severity data.

Thereby, irrespective of the temperature change in a device, the logic lenience-and-severity circuit 21 supplies the signal where frequency was stabilized to the clock register 23, and supplies a time signal to CPU100 of the exterior via the output terminal 18 from this clock register 23. As a result, the reliability of the time signal outputted from RTC-IC30 can be improved.

[0062]Although the driver voltage VCC was always supplied to the high potential side power supply terminal 17 from the main power supply 103 in a 2nd embodiment of a modification of [2 and 7] a 2nd embodiment, As are shown in drawing 13, and drive controlling of the main power supply 103 is carried out with the switch 101, when making CPU100 into operational mode, it may be made to supply the driver voltage VCC from the main power supply 103. In this case, what is necessary is just to connect the main power supply detector circuit 110 which generates the correction-for-temperature requirement signal A corresponding to the operating state of the device between the main power supply 103 and the rectifier 106. When the driver voltage VCC from the main power supply 103 is supplied to the high potential side power supply terminal 17 of CPU100 and RTC-IC30 also in the modification constituted in this way, The correction-for-temperature requirement signal A of H level will be supplied to the correction-for-temperature requirement signal input terminal 12 from the main power supply detector circuit 110. Thereby, within RTC-IC30, frequency correction corresponding to the temperature change in a device can be performed. And in this modification, when a device is in a standby mode, since the feed voltage from the main power supply 103 is suspended, it becomes possible to reduce substantially the power consumption at the time of a standby mode.

[0063][3] The feature of RTC-IC by the 3rd embodiment book embodiment gives a temperature sensor in an IC chip, and it is at the point of having given the data table used for temperature frequency correction to the external memory measure. The same numerals shall be given to the same component as the embodiment mentioned above, and the explanation shall be omitted.

[0064]The profile lineblock diagram 14 of [3 and 1] a 3rd embodiment is a figure showing the peripheral circuit of RTC-IC40 by a 3rd embodiment, especially the feed route of the driver voltage VCC. Since it is the same as that of a 1st embodiment about this feed route, explanation shall be omitted. The A/D conversion circuit 50 becomes unnecessary, when the detection temperature signal outputted from the temperature sensor 31 is changed into digital one and an A/D conversion is given to the temperature sensor 31.

[0065][3 and 2] The composition of RTC40, next RTC-IC40 are explained. Here, RTC-IC40 is provided with the following.

The temperature signal output terminal 41 which outputs detection temperature outside in addition to the reference clock oscillator 11, the correction-for-temperature requirement signal input terminal 12, the switch circuit 13, the temperature sensor 31, and the correction circuit 15.

The adjustment signal input terminal 42 which inputs the adjustment signal which has amendment data corresponding to temperature.

[0066]Like a 1st embodiment, RTC-IC40 constitutes the component parts except the piezoelectric transducer X as IC chip 16, and has composition which carried out mold sealing of IC chip 16 and the

piezoelectric transducer X further.

[0067]The correction circuit 15 which amends the composition frequency of the [3 and 3] correction circuit 15, The control register 22 which receives the amendment data supplied from the outside via [as shown in drawing 15] the logic lenience-and-severity circuit 21 and the adjustment signal input terminal 42, and controls the logic lenience-and-severity circuit 21 by this amendment data, The clock register 23 which changes the signal outputted into the time signal C is provided, and it comprises the logic lenience-and-severity circuit 21.

[0068][3 and 4] In the composition book embodiment of CPU100. The data table 32A for performing temperature frequency correction to this CPU100 is memorized, and this CPU100 supplies the amendment data corresponding to this temperature to the adjustment signal input terminal 42 of RTC-IC40, when a detection temperature signal is outputted from the temperature sensor 31.

[0069]Since the explanation about operation of the control register 22 is almost the same as that of the flow chart of drawing 12 in a 2nd embodiment it differed the point which reads the amendment data XT corresponding to the temperature T from the store circuit 32, and in that it reads from CPU100 of the exterior, and also was mentioned above, the explanation shall be omitted.

[0070]Also in RTC-IC40 by the effect of [3 and 5] a 3rd embodiment, thus this embodiment, With the temperature sensor 31 given in IC chip 16, the degree of device internal temperature is detected, the amendment data XT is read from CPU100 of the exterior based on this detected temperature, and frequency correction is performed by using this amendment data XT as lenience-and-severity data. Thereby, irrespective of the temperature change in a device, the logic lenience-and-severity circuit 21 supplies the signal where frequency was stabilized to the clock register 23, and supplies a time signal to CPU100 of the exterior via the output terminal 18 from this clock register 23. As a result, the reliability of the time signal outputted from RTC-IC40 can be improved. And since it is not necessary to provide the data table for temperature frequency correction in RTC-IC40 unlike other embodiments, Even if it is after including RTC-IC40 in a device, the amendment data to temperature can newly be set up and it becomes possible to raise correction accuracy more compared with other embodiments.

[0071]Although the driver voltage VCC was always supplied to the high potential side power supply terminal 17 from the main power supply 103 in modification [3, 6, and 1] modification 1 a 3rd embodiment of [3 and 6] a 3rd embodiment, As are shown in drawing 16, and drive controlling of the main power supply 103 is carried out with the switch 101, when making CPU100 into operational mode, it may be made to supply the driver voltage VCC from the main power supply 103. In this case, what is necessary is just to connect the main power supply detector circuit 110 which generates the correction-for-temperature requirement signal A corresponding to the operating state of the device between the main power supply 103 and the rectifier 106. When the driver voltage VCC from the main power supply 103 is supplied to the high potential side power supply terminal 17 of CPU100 and RTC-IC40 also in the modification constituted in this way, The correction-for-temperature requirement signal A of H level will be supplied to the correction-for-temperature requirement signal input terminal 12 from the main power supply detector circuit 110. Thereby, within RTC-

IC40, frequency correction corresponding to the temperature change in a device can be performed. And in this modification, when a device is in a standby mode, since the feed voltage from the main power supply 103 is suspended, it becomes possible to reduce substantially the power consumption at the time of a standby mode.

[0072]the [3, 6, and 2] modification 2, although the detection temperature signal from the temperature sensor 31 is outputted outside via the temperature signal output terminal 41 and the amendment data corresponding to a detection temperature signal was received from the exterior via the adjustment signal input terminal 42 in this embodiment, Using this means of communication, the means of communication by infrared rays or electromagnetic waves is provided not only in this but in the temperature signal output terminal 41 and the adjustment signal input terminal 42, and it may receive [may be and] it made to deliver a signal between CPU100.

[0073][4] In RTC-IC by each embodiment which is the modification [4 and 1] modification 1 and which was mentioned above, although the frequency of reference clock signal CLK1 was 32.768 kHz, this invention is not limited to this. It is also possible to set up arbitrarily. In said embodiment, when CPU is in a standby mode, frequency correction (regular frequency correction) using the regular amendment data X0 decided beforehand is performed, When CPU is in operational mode, the clock signal feed unit which was made to perform frequency correction (temperature frequency correction) using the amendment data to change is mentioned as an example, and is explained. However, without performing regular frequency correction, when not only this but CPU is in a standby mode, this invention outputs the reference clock signal CLK from a reference clock oscillator as it is, and when it is in operational mode, it may be made to perform temperature frequency correction.

[0074]Although were and it received it made to deliver the signal between external devices in [4 and 2] modification 2 aforementioned each embodiment via the correction-for-temperature requirement signal input terminal 12, the output terminal 18, the temperature signal output terminal 41, and the adjustment signal input terminal 42 grade, This invention makes not only this but a terminal plurality, and it may be made to connect between external devices with what is called an interface.

[0075]According to [4 and 3] modification 3 aforementioned each embodiment, the switch circuit 13 judged whether it is a standby mode about the operating state of CPU100, or it was operational mode using the correction-for-temperature requirement signal A from the CPU operation detector circuit 104 or the main power supply detector circuit 110. However, when RTC-IC is carried not only in the CPU operation detector circuit 104 or the main power supply detector circuit 110 but in the device used, for example installing in the outdoors, this invention. It may be what generates the correction-for-temperature requirement signal A by operation of the switch 101, an output signal from a light-and-heat sensor, or various control signals, and what is necessary is just to be able to detect that the temperature environment in a device changed in short.

[0076]In [4 and 4] modification 4 aforementioned each embodiment, when a device became driving mode and temperature rose, explained the case where temperature frequency correction was made to be performed, in full detail, but. Conversely, when the degree of device internal temperature is stabilized at the

time of operational mode and temperature changes under the influence from the external world at the time of a standby mode, it can be made to correspond easily by replacing H level of the correction-for-temperature requirement signal A, L level, or H level and L level of the switch circuit 13.

[0077]Although [4 and 5] modification 5 aforementioned each embodiment described as what performs frequency correction of the reference clock signal CLK by the logic lenience-and-severity circuit 21, A capacity array is given to the output side of the reference clock oscillator 11, and it may be made to use the capacity lenience-and-severity circuit which performs frequency correction by choosing this capacity.

[0078]Although [4 and 6] modification 6 a 1st and 2nd embodiment described to the store circuit 14 as that the data table is beforehand remembered to be, a data write terminal for a user to write in data may be separately provided in the store circuit 14. In this case, the data written in from an external controller becomes able [a user] to make it correspond to the operating environment of a device, and to set up, and it becomes possible to realize more exact frequency correction. If the means of communication by lights, such as a coil and infrared rays, and radio is established in RTC-IC, a data table will become possible [also writing in data by non-contact without passing a data write terminal].

[0079]

[Effect of the Invention]As explained above, the clock signal feed unit concerning this invention supervises the state of an external handling unit, and makes suitable frequency correction possible.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]A clock signal feed unit comprising:

A reference clock signal generating means which generates a fixed standard-of-frequency clock signal.

A correction-for-temperature requirement signal input part into which a correction-for-temperature requirement signal which decides whether to amend a frequency change by change of ambient air temperature (temperature frequency correction) is inputted.

A switching signal output means which outputs a switching signal which switches said temperature frequency correction to an operating state and a prohibited state from an operating state from a prohibited state based on said correction-for-temperature requirement signal.

A memory measure beforehand memorized as data which made amendment data used for frequency correction correspond to lapsed time after said switching signal switches, and a compensation means which amends frequency of said reference clock signal based on amendment data corresponding to said lapsed time when said switching signal switches.

[Claim 2]The clock signal feed unit comprising according to claim 1:

A lenience-and-severity circuit where said compensation means amends frequency of said reference clock signal.

A control register which reads amendment data corresponding to said time, and is outputted to said lenience-and-severity circuit.

[Claim 3]The clock signal feed unit comprising according to claim 1:

A lenience-and-severity circuit where said compensation means amends frequency of said reference clock signal.

A control register which reads amendment data corresponding to said time, and is outputted to said lenience-and-severity circuit, and a clock register which changes into a time signal a clock signal outputted from said lenience-and-severity circuit.

[Claim 4]A clock signal feed unit, wherein it clocks time after said switching signal switches, and reads amendment data according to time from said memory measure, it becomes final and conclusive and said control register outputs this amendment data to said lenience-and-severity circuit in the clock signal feed unit according to claim 2 or 3.

[Claim 5]A clock signal feed unit comprising:

A reference clock signal generating means which generates a fixed standard-of-frequency clock signal.

A correction-for-temperature requirement signal input part into which a correction-for-temperature requirement signal which decides whether to amend a frequency change by change of ambient air temperature (temperature frequency correction) is inputted.

A temperature detecting means which detects temperature in the clock signal feed unit concerned.

A switching signal output means which outputs a switching signal which switches said temperature frequency correction to an operating state and a prohibited state from an operating state from a prohibited state based on said correction-for-temperature requirement signal, A memory measure which memorizes beforehand amendment data used for frequency correction as data made to correspond to two or more temperature, and a compensation means which amends frequency of said reference clock signal based on amendment data corresponding to said temperature when said switching signal switches.

[Claim 6]The clock signal feed unit comprising according to claim 5:

A lenience-and-severity circuit where said compensation means amends frequency of said reference clock signal.

A control register which reads amendment data corresponding to said temperature, and is outputted to said lenience-and-severity circuit.

[Claim 7]The clock signal feed unit comprising according to claim 5:

A lenience-and-severity circuit where said compensation means amends frequency of said reference clock signal.

A control register which reads amendment data corresponding to said temperature, and is outputted to said lenience-and-severity circuit, and a clock register which changes into a time signal a clock signal outputted from said lenience-and-severity circuit.

[Claim 8]In the clock signal feed unit according to claim 6 or 7, said control register, A clock signal feed unit reading temperature from a temperature detecting means after said switching signal switches, reading amendment data according to this temperature from said memory measure, becoming final and conclusive, and outputting this amendment data to said lenience-and-severity circuit.

[Claim 9]A clock signal feed unit comprising:

A reference clock signal generating means which generates a fixed standard-of-frequency clock signal.

A correction-for-temperature requirement signal input part into which a correction-for-temperature requirement signal which decides whether to amend a frequency change by change of ambient air temperature (temperature frequency correction) is inputted.

A temperature detecting means which detects temperature in the clock signal feed unit concerned.

A switching signal output means which outputs a switching signal which switches said temperature frequency correction to an operating state and a prohibited state from an operating state from a prohibited state based on said correction-for-temperature requirement signal, A temperature signal outputting part which outputs a detection temperature signal corresponding to detection temperature from said temperature detecting means outside when said switching signal switches, An adjustment signal input part to which amendment data corresponding to said detection temperature signal is supplied from the outside, and a compensation means which amends frequency of said reference clock signal based on said supplied amendment data.

[Claim 10]The clock signal feed unit comprising according to claim 9:

A lenience-and-severity circuit where said compensation means amends frequency of said reference clock signal.

A control register which reads amendment data corresponding to said temperature, and is outputted to said lenience-and-severity circuit.

[Claim 11]The clock signal feed unit comprising according to claim 9:

A lenience-and-severity circuit where said compensation means amends frequency of said reference clock signal.

A control register which reads amendment data corresponding to said temperature, and is outputted to said lenience-and-severity circuit, and a clock register which changes into a time signal a clock signal outputted from said lenience-and-severity circuit.

[Claim 12]In the clock signal feed unit according to claim 10 or 11, said control register, A detection temperature signal from a temperature detecting means after said switching signal switches is outputted outside via a temperature signal outputting part, A clock signal feed unit reading amendment data corresponding to detected temperature via said adjustment signal input part, and controlling said lenience-and-severity circuit by this amendment data.

[Claim 13]A clock signal feed unit characterized by said lenience-and-severity circuit being a logic lenience-and-severity circuit in a clock signal feed unit given in either among claim 2, 3, 6, 7, 10, or 11.

[Claim 14]A clock signal feed unit characterized by said lenience-and-severity circuit being a capacity lenience-and-severity circuit in a clock signal feed unit given in either among claim 2, 3, 6, 7, 10, or 11.

[Claim 15]It is a clock signal feed unit given in either among claim 1, 2, 3, 5, 6, 7, 9, 10, or 11 characterized by comprising the following.

Said basic clock oscillation means is a piezoelectric transducer.

An oscillating circuit for taking out a signal stable from this piezoelectric transducer.

[Claim 16]A clock signal feed unit characterized by said piezoelectric transducer being a crystal oscillator in the clock signal feed unit according to claim 15.

[Claim 17]A clock signal feed unit, wherein component parts except said piezoelectric transducer are constituted as an IC chip in the clock signal feed unit according to claim 15.

[Claim 18]A clock signal feed unit, wherein mold sealing of said IC chip and said piezoelectric transducer is carried out as one in the clock signal feed unit according to claim 17.

[Claim 19]A clock signal feed unit, wherein said IC chip and said piezoelectric transducer are stored by package of 1 in the clock signal feed unit according to claim 17.

[Claim 20]A reference clock signal generator which generates a fixed standard-of-frequency clock signal, comprising, A correction-for-temperature requirement signal input part into which a correction-for-temperature requirement signal which decides whether to amend a frequency change by change of ambient air temperature (temperature frequency correction) is inputted, A switching signal output circuit which outputs a switching signal which switches said temperature frequency correction to an operating state and a prohibited state from an operating state from a prohibited state based on said correction-for-temperature requirement signal, A control method of a clock signal feed unit of having provided a store circuit which memorizes beforehand amendment data used for frequency correction as data corresponding to lapsed time after said switching signal switches.

A process of measuring lapsed time after switching when said switching signal switches.

A process of reading amendment data corresponding to said measured lapsed time from said store circuit, and a process of amending frequency of said reference clock signal with read amendment data.

[Claim 21]A reference clock signal generator which generates a fixed standard-of-frequency clock signal, comprising, A correction-for-temperature requirement signal input part into which a correction-for-temperature requirement signal which decides whether to amend a frequency change by change of ambient air temperature (temperature frequency correction) is inputted, A temperature detector which detects temperature in the clock signal feed unit concerned, and a switching signal output circuit which outputs a switching signal which switches said temperature frequency correction to a prohibited state from an operating state from a prohibited state, and an operating state based on said correction-for-temperature requirement signal, A control method of a clock signal feed unit of having provided a store circuit which memorizes beforehand amendment data used for frequency correction as data made corresponding to two or more temperature.

A process of reading temperature from said temperature detector when said switching signal switches.

A process of reading amendment data corresponding to said read temperature from said store circuit, and a process of amending frequency of said reference clock signal with read amendment data.

[Claim 22]A reference clock signal generator which generates a fixed standard-of-frequency clock signal, comprising, A correction-for-temperature requirement signal input part into which a correction-for-temperature requirement signal which decides whether to amend a frequency change by change of ambient air temperature (temperature frequency correction) is inputted, A temperature detector which detects temperature in the clock signal feed unit concerned, and a switching signal output circuit which outputs a switching signal which switches said temperature frequency correction to a prohibited state from an operating state from a prohibited state, and an operating state based on said correction-for-temperature requirement signal, A control method of a clock signal feed unit of having provided a temperature signal outputting part which outputs a detection temperature signal corresponding to detection temperature from said temperature detector outside, and an adjustment signal input part to which amendment data corresponding to said detection temperature signal is supplied from the outside when said switching signal switched.

A process of outputting a detection temperature signal from said temperature detector outside via a temperature signal outputting part when said switching signal switches.

A process of reading amendment data corresponding to detected temperature via said adjustment signal input part, and a process of amending frequency of said reference clock signal with read amendment data.

[Translation done.]